

大容量サイリスタ変換装置

Large-Capacity Thyristor Converter

佐藤 徹*
Tōru Satō

1 まえがき

近年、電力半導体技術の進歩は目ざましく、サイリスタ、GTO、トランジスタの高耐圧・大電流化が図られるとともに性能・信頼性も一段と改善され、電力・電源設備の分野に急速に適用されるようになった。

当社では核融合(プラズマ)実験設備の分野において、電力半導体を用いた変換装置を種々開発してきた。これらは高速制御性・安定性・保守の容易性などの要望によるものであり、最近の設備規模の拡大化の傾向により、増々その適用分野の拡大、装置の大容量化が必要とされている。

今回、プラズマの安定化制御を目的としたポロイダル磁場コイル用の電源装置を2機種開発・製作した。そのうちの1機種は、出力電流5kAクラスのサイリスタ変換装置であり、もう一方の機種は±2.5kAクラスのトランジスタ変換装置である。また現在、20kAクラスのサイリスタ変換装置の開発・製作も鋭意進行中である。トランジスタ変換装置についての紹介は別の機会に譲るとして、今回はサイリスタ変換装置の概要について紹介する。

2 装置の概要

2.1 システム構成

ポロイダル磁場コイルはプラズマの励起・維持・制御を行う磁場を発生させるコイルであり、コイルには特別なパターンの電流の通電が行われる。プラズマの変動状態によって、各種のポロイダル磁場コイルの電流は、状態フィードバック制御されてプラズマの安定化が図られる。

ポロイダル磁場コイル電源は、状態フィードバック制御要素としての働きをもつ変換装置である。このため、ポロイダル磁場コイル電源には、高速・高精度の制御性が要求されている。

本装置は、ポロイダル磁場コイルの一つである水平磁場コイルに適用されるポロイダル電源である。本装置のシステムを図1に、外観を図2に示す。

6kV高圧から交流電源を受電し、真空しゃ断器を介して変圧器で所定の電圧まで降圧している。容量・電圧は

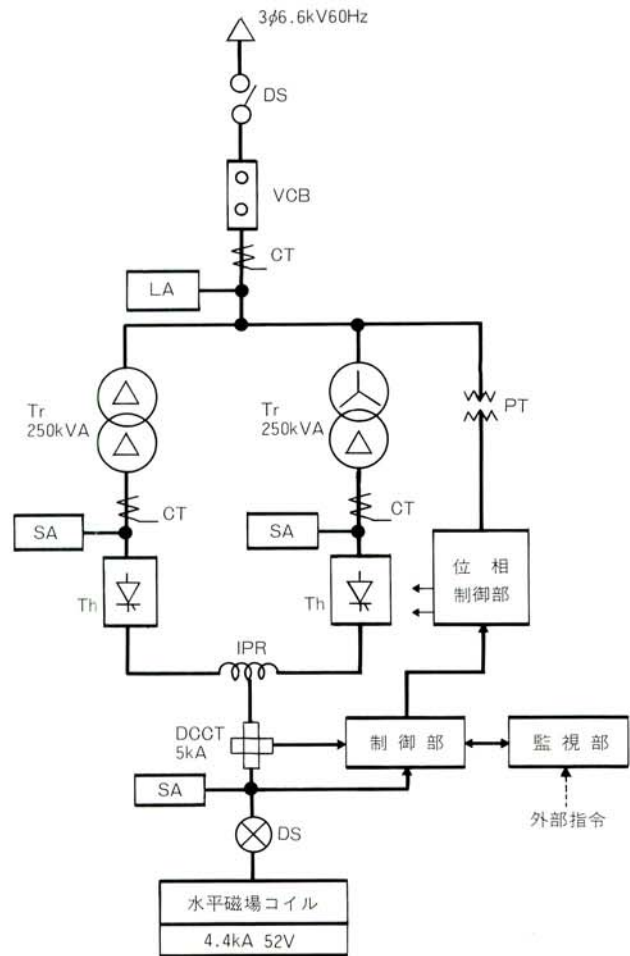


図1 / サイリスタ変換装置システム

Fig. 1 / Thyristor converter system

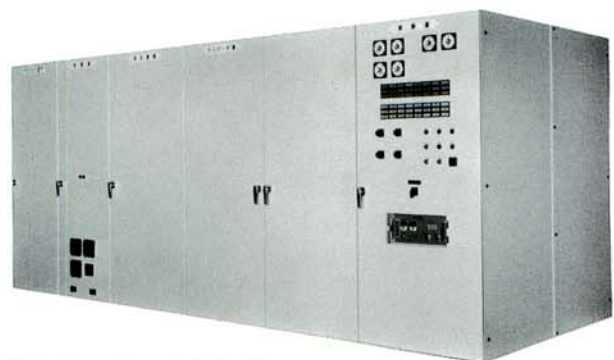


図2 / サイリスタ変換装置

Fig. 2 / Thyristor converter

同一であるが角変位が異なり、30°の位相差を持つ2台の変圧器を用い、それぞれ2次側に3相ブリッジ結線したサイリスタ変換器を、相間リアクトルで並列接続する事によって2重3相ブリッジ回路を構成して、総合的に12相変換器動作を実現している。

高速のDCCTで出力電流検出を行い、定電流制御、直流過電流検出などの制御・保護システムを働かせている。直流出力側の低圧断路器によって、出力極性の切換が可能で構造としている。

2.2 仕様

本サイリスタ変換装置の仕様は次のとおりである。

交流入力電圧	AC 6.6kV、3φ 60Hz
直流出力電圧	DC 0～52V
直流出力電流	DC 0～4.4kA
変換方式	2重3相ブリッジ
使用素子	1200V－1500A
定電流精度	±0.5%以内
定格の種類	短時間定格 (3秒通電3分休止)
冷却方式	気中自冷式

3 サイリスタ変換器

3.1 変換器回路

図3にサイリスタ変換器の回路を示す。サイリスタ変

換器は相数を増した方が応答性能は向上するため、本装置については12相変換を行っている。12相変換回路は、30°位相差の3相ブリッジを直列に接続した2段3相ブリッジと、並列接続の2重3相ブリッジとの2種類が一般的であるが、低圧大電流に適した後者を採用した。

直流出力電圧(E_d)とゲート制御角(α)との関係は、2重3相ブリッジであっても、単純な3相ブリッジの場合と等しく、交流電圧を E_a とすると

$$E_d = \frac{3\sqrt{2}}{\pi} E_a \cos \alpha \quad \dots\dots(1)$$

[E_d : 直流出力電圧 (平均値、V)]
 [E_a : 交流電圧 (実効値、V)]
 [α : ゲート制御角 (°)]

となる (ただし、転流重なり角は無視して)。

直流側出力電圧波形は、図4に示すように、3相ブリッジの出力電圧(E_{d1} 、 E_{d2})が、相間リアクトルによって平均化($(E_{d1} + E_{d2})/2$)された波形となる。このため、直流出力電圧(平均値)は、3相ブリッジの場合と全く同一と考えて差し支えない。リップル周波数は720Hz(電源周波数が60Hzの場合)と2倍となり、リップル電圧も約半分となって直流の質としても向上することになる。

同図の E_{d1} と E_{d2} との差電圧は相間リアクトルの励磁電圧となり、その周波数は360Hzとなる。

変圧器は単機構成とせずに2台独立として、サイリスタ変換器の配置・構成上の自由度を高くしている。変圧器の容量設定については、変換器直流出力電流の1/2を定格出力電流とした3相ブリッジ変換器を独立に考えれ

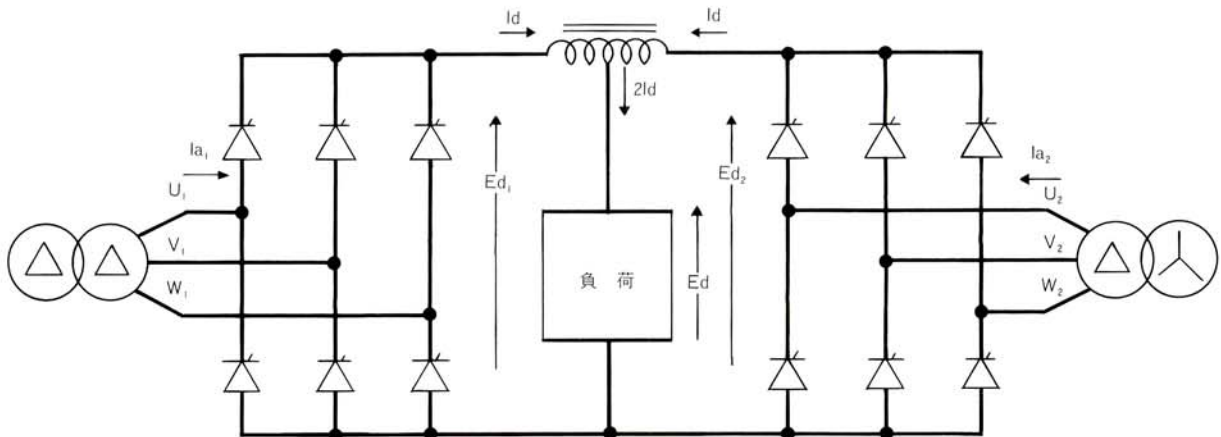


図3 / サイリスタ交換器回路

Fig. 3 Circuit of thyristor converter

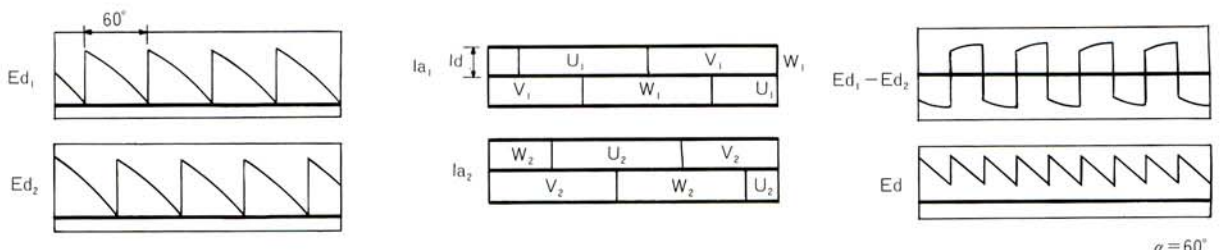


図4 / 直流出力電圧波形

Fig. 4/DC output wave form

ば良く、定格直流出力電圧と交流電圧(変圧器2次電圧)との関係は次の計算式となる。

$$E_d = \frac{3\sqrt{2}}{\pi} k_r E_a \left[\cos \alpha_{\min} - \frac{1}{2} \cdot \frac{(\%I_X)}{100} - \frac{\pi}{3} \cdot \frac{(\%I_R)}{100} \right] - I_d R_d - 2e_a \quad \dots\dots(2)$$

E_d : 定格直流出力電圧 (平均値、V)

k_r : 交流電源電圧の変動係数 (≈0.9)

E_a : 交流電圧 (線間・実効値、V)

α_{\min} : ゲート制御角の最小値 (10°~20°)

$\%I_X$: 変圧器のパーセントリアクタンス電圧

$\%I_R$: 変圧器のパーセント抵抗電圧

I_d : 定格直流電流 (平均値、A)

R_d : 直流側抵抗(ブスバー、リアクトル直流抵抗、Ω)

e_a : サイリスタの順方向降下電圧 (1.0~2.0、V)

ここで、定格直流電流は、片側の3相ブリッジ変換器の定格電流である。したがって、直流側抵抗も、2台の変換器の並列接続点までを考える。この関係式により変圧器の2次電圧を決定する。

電流に関しても3相ブリッジと同じく、サイリスタは120°通電となるため、交流側の線電流のデューティサイクルは120°/180°=2/3となり、その実効値は

$$I_a = \sqrt{\frac{2}{3}} I_d \quad \dots\dots(3)$$

となる (図4参照)。ただし、

I_a : 交流線電流 (実効値、A)

である。

したがって、変圧器1台の容量は、

$$P_T = \sqrt{2} I_d E_a \quad \dots\dots(4)$$

P_T : 変圧器容量 (VA)

となる。

本装置では、電流の立上げ性能の向上のために出力電圧を、負荷のインダクタンスを考慮して高く設計しており、実力的には仕様上の出力電圧を上廻った性能を持つものとなっている。

3.2 サイリスタ周辺回路

サイリスタは1200V-1500Aの平形素子を、3素子1スタック構成にて使用している。各サイリスタにはそれぞれ高速限流ヒューズを設け、アーム短絡などの過大な事故電流から変換装置を保護している。

開閉サージ電圧に対しては変圧器2次側に、大容量のZNR(酸化亜鉛アブソーバ)と組合せた放電阻止形のサージアブソーバを設けてサイリスタをサージ過電圧から保護している。サイリスタ単体にもZNR及びCRスナバを設け、負荷側から侵入するサージ電圧に対しても出力回路に大容量サージアブソーバを設置するなど、サージ過電圧保護には万全を期している。

サイリスタのゲートに点弧パルスを与えるゲート信号回路はパルストランスにより主回路と絶縁し、十分なパワ

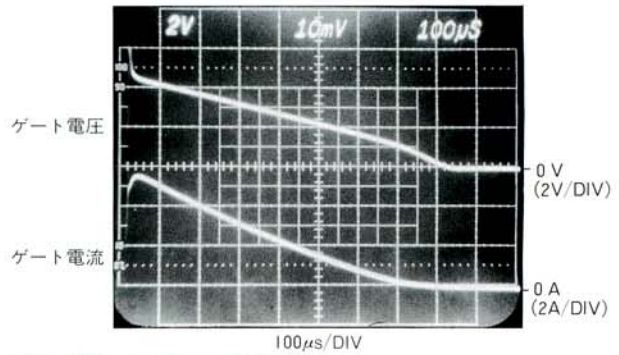


図5 / ゲート電圧・電流波形

Fig. 5 / Gate wave form

ーのハイゲートパルスでサイリスタを駆動している。ゲートの電圧・電流波形は図5に示すように、ピーク電流5A、パルス幅800µs、電流立上り率1A/µsを実現している。サイリスタ動作の信頼性を向上させるためにはゲート電流立上り率が重要な一要素であり、この値が小さいと点弧遅れが発生し種々の不都合を生じる。特に直・並列接続のサイリスタの場合は、分流・電圧分担の不揃いを生じ、素子の破壊をもたらすこともある。ゲート回路は、金属ケースで電磁シールドしてユニット化して、ノイズの影響を受けないようにサイリスタの近くに配置している。

4 制御系

4.1 位相制御部

サイリスタのゲート点弧位相のばらつきは、変圧器の直流偏磁の原因となったり、制御性能の低下をもたらしたりする。位相制御は電源周波数の変化に正確に追従して同期することが必要とされ、電源電圧の波形ひずみや、3相電圧のアンバランスに影響されて制御角が変動してはならない。

本装置には、これらの問題を解決するために、デジタルPLLを用いたデジタル位相制御方式を開発・採用している。この方式は、電源周波数の1周期をデジタルカウントし、その値をもとにして正確な位相パルス列を作り出してデジタル処理することにより点弧パルスを得る方法である。

位相制御ブロック図を図6に示す。変換装置の内部では比較的電圧変動・波形ひずみ・ノイズなどの少ない高圧系からPTによって同期信号(電源周波数)を得ている。この信号周波数を、デジタルPLL方式によって正確に768通倍して、基準となる位相パルス列としている。したがって、1パルスは位相角の約0.5°に相当することとなり、きめ細かい位相制御を行うことができる。デジタルPLLは、20MHzの水晶発振器を基準クロック周波数として電源周期を計数し、基準位相パルスも同じクロックによっており、従来方式のアナログPLLの場合のよう

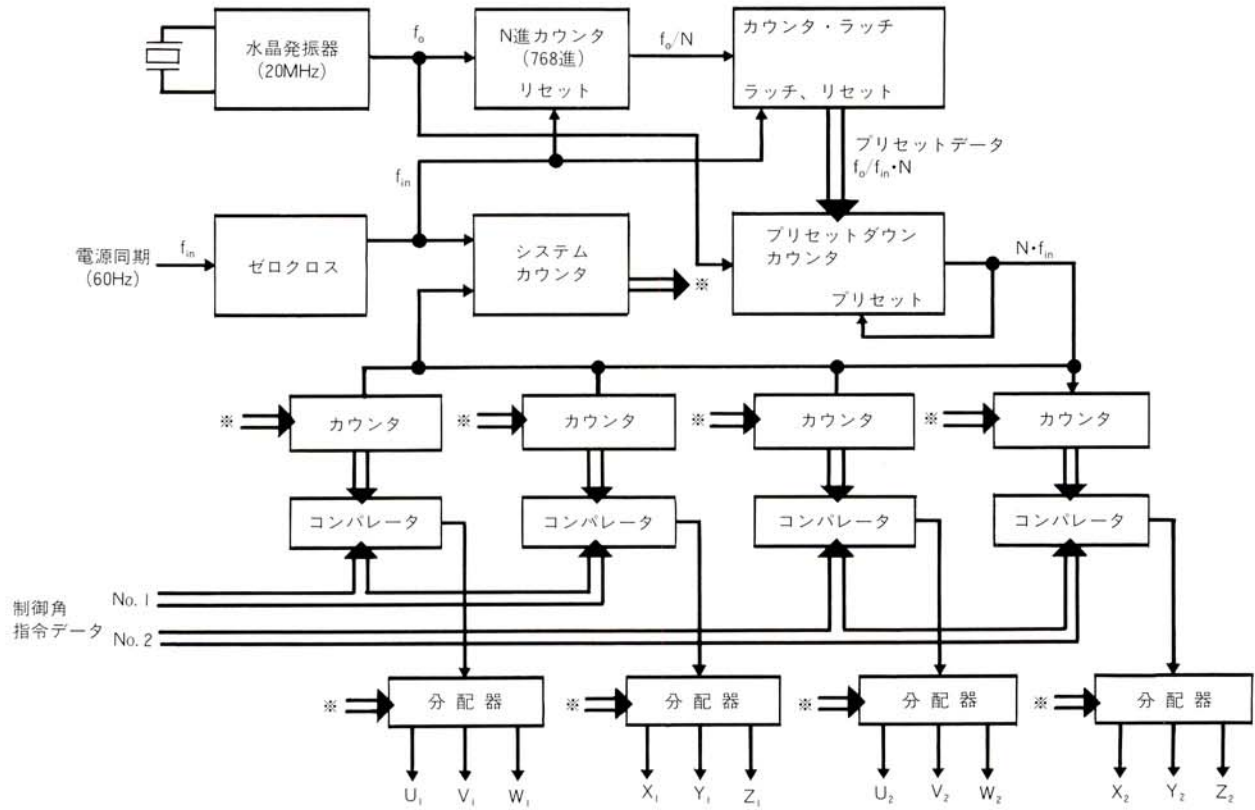


図6 / 位相制御ブロック図

Fig. 6 Block diagram of digital phase control

に、VCOの非直線性のために1サイクル内でのパルス間隔が不均一となるといった問題は解消されている。また、アナログPLLの場合は電源周波数の急変に対して応答性に問題があったが、本方式の採用により広い範囲で1サイクル以内の応答が可能となった。周波数範囲も25Hz～128Hzと大幅な変化に対応可能な回路となった。

制御角は、基準位相パルスの計数値と、制御角指令のデジタル値とのデジタル比較によって決められる。基準位相パルスのカウンタは、1サイクルに3回(120°間隔)リセットされ、一方、制御角指令は連続値(並列8bit)が比較器に入力されるために、3相分の位相制御を1系統のカウンタ・コンパレータで行うことができる。ただし、制御角範囲は120°である。制御角範囲が180°必要であれば1系統が2相分となる。制御角範囲は、通常の場合120°あればまず問題はないので、本装置ではカウンタ・コンパレータを4系統にして12相の位相制御を行っている。これらの処理を8bitデジタル信号で行い誤差1bit $\approx 0.5^\circ$ 以下を実現している。

このように、瞬時応答形の位相制御回路を無調整でコンパクトにまとめられるのが本方式の特長である。制御角指令に対する応答は、アナログ指令値をデジタル変換するA/Dコンバータの変換速度で決まるが、後述するように系全体を考えて、必要以上に速くせずに200 μ sに選んである。

4.2 循環電流補償回路

2重3相ブリッジ変換方式は低圧大電流の装置に適した方式であるが、各ブリッジの出力電圧が直流的にアンバランスを生ずると、相間リアクトルが循環電流によって直流偏磁される危険がある。

本装置においては、循環電流を零にするフィードバック回路を設け、この問題を解決している。そのブロック図を図7に示す。

3相ブリッジの直流出力電流は交流側線電流の波高値(120°期間)と等しくなるため、交流側のCT 2次電流をダイオードで合成すれば、直流出力と比例した信号が得られる。厳密にはCR スナバ電流などの内部電流が誤差となるが、その値は小さく問題にはならない。それぞれの出力電流の差が零となるように、各ブリッジのゲート制御角を自動補償している。

各ブリッジのゲート制御角の差に対する循環電流のゲインは大きく、制御角の差は数度の範囲で補償が可能であり、全体の制御系に与える影響はほとんど無視できる。

4.3 定電流制御

ポロイダル磁場コイル用の変換装置に要求される性能は、電流制御信号に追従して大電流を制御することであり、言い換えれば、外部入力信号を大電流に増幅する増幅器であると言える。本装置の場合は入力信号0～5V

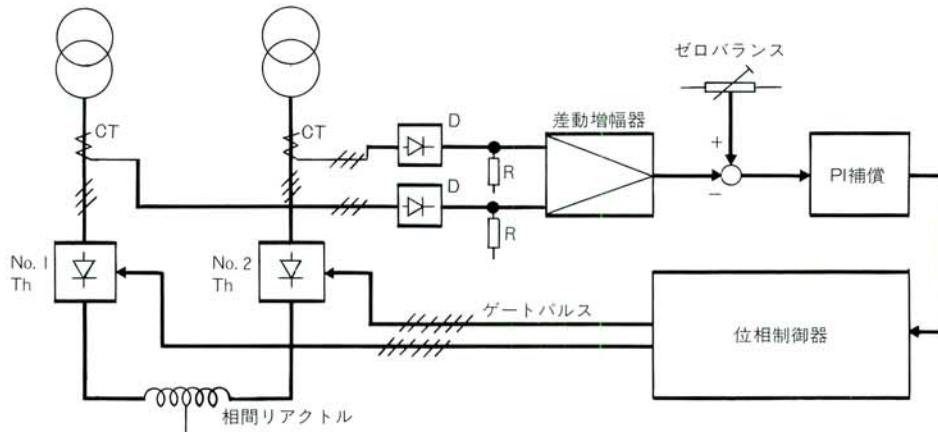


図7 / 循環電流補償回路ブロック図
Fig. 7 / Block diagram of circulating current control circuit

に対して出力電流0～4.4kAのアンプとなる。したがって、定電流制御は定値ではなく追値制御となる。

サイリスタ変換器を一つの制御要素として考えると、12相変換器は30°間隔で出力電圧が繰返されるが、制御遅れ時間については、制御角指令が $\pm \Delta\alpha$ 変化した場合には次のようになる。

$$\Delta T = 30^\circ \pm \Delta\alpha \quad \dots\dots(5)$$

(ΔT : 制御遅れ時間 (位相角表現)
 $\Delta\alpha$: 制御角変化 (°))

$\Delta\alpha$ が小さくなれば ΔT は30°に近づき、また統計的にも ΔT は30°になる。 ΔT の30°は60Hzにおいては約1.4msに相当する。

したがって、サイリスタ変換器をサンプラと考え、伝達関数を零次ホールドサンプラで近似して考えられる。零次ホールドの伝達関数は、

$$G(s) = \frac{1 - e^{-Ts}}{s} \quad \dots\dots(6)$$

(T : サンプリング周期、12相変換器の場合は
 $1/(12f_0)$ 、 f_0 : 電源周波数)

となる。これを周波数領域で考えるために複素変数 s を $j\omega$ と置いてゲインと位相を求めると、

$$\left. \begin{aligned} |G(j\omega)| &= T \frac{\left| \sin \frac{\omega T}{2} \right|}{\left| \frac{\omega T}{2} \right|} \\ \angle G(j\omega) &= -\frac{\omega T}{2} \end{aligned} \right\} \quad \dots\dots(7)$$

となる。

本装置では、この制御要素を用いて電流フィードバックループを構成していることとなる。そのブロック図を図8に示す。

安定なフィードバック制御を行うためにPI (比例・積分) 補償を行うが、系の安定性はボード線図などで検討する。PI補償で問題になるのは第1ポールと第2ポールであるが、本装置の場合は第1ポールは負荷時定数により約1.6Hzとなり、第2ポールは、位相角で -45° を考えて(7)式により180Hzとなる。(6)式の伝達要素は、サンプリング定理によって $T/2$ 以上の周波数成分(360Hz)は伝達不可能であり、この周波数が理論限界となる。(7)式の周波数特性について考えれば180Hz以上の位相遅れは急激であり、ゲインの低下は緩やかである。このためD (微分) 補償を追加しても効果はそれ程期待できないと考えられる。

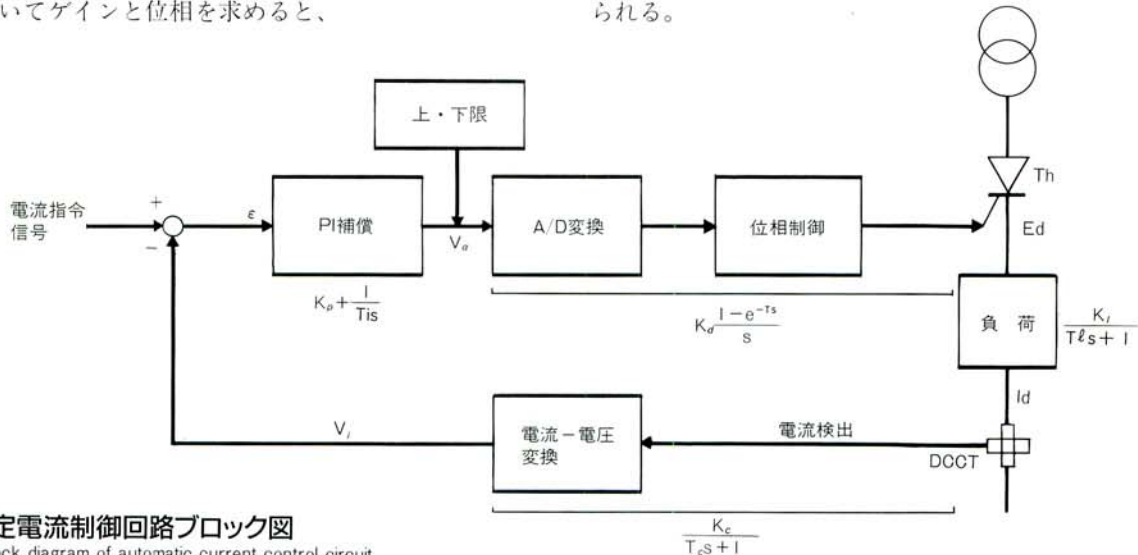


図8 / 定電流制御回路ブロック図
Fig. 8 / Block diagram of automatic current control circuit

追値制御の場合は位相余有(位相マージン)・ゲイン余有(ゲインマージン)ともに大きくとる必要があり、実用的には前述のポール周波数(180Hz)の数分の1程度でオープンループゲインを0dBとするようにPI定数を設定している。

基本的なフィードバック制御系はアナログ回路で構成し、制御出力をA/D変換してデジタル位相制御回路に送出している。A/D変換器の変換速度は、フィードバックループに影響を与えないように、サイリスタ変換器のサンプリング周期(1.4ms)に比して十分速く(200 μ s)してある。

その他の制御要素として、従来から問題となっていたのが電流検出のための直流変流器(DCCT)である。一般的には周波数特性が数Hzと低く、変換装置の性能が直流変流器によって制限されるという不本意なシステムとなる場合があった。本装置については、高速(5kHz以上)かつ高精度(0.5%以内)の直流変流器を採用することにより、フィードバックオープンループゲインを下げることなく定電流フィードバックループが構成され、応答性能・精度共に十分要求を満足するものとなった。

電流制御信号に対する出力電流の応答波形の一例を図9に示す。

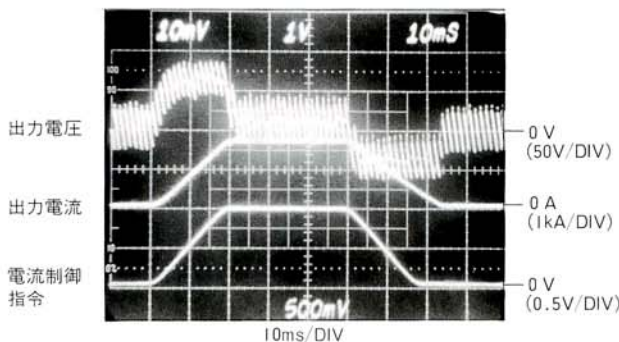


図9/出力応答波形の一例

Fig. 9/An example of step response wave form

5 保護

大電流変換器の故障・事故は大規模となる事が多く、事故の拡大の防止策も十分考慮しなければならない。直流出力側の短絡などはサイリスタのゲート制御で対応できるが、ゲート制御では処理できないアーム短絡などのサイリスタそのものに関する故障に対しては、高速限流ヒューズ、高圧側の真空しゃ断器により保護を行っている。

本装置の主な故障検出項目は次に示すとおりである。

- (1) 過電流(高圧・低圧交流、直流)
- (2) 電流自乗積分値超過($\int I^2 dt$)
- (3) 通電時間超過
- (4) 制御電源異常(同期電源、制御電源)
- (5) サイリスタ素子故障

- (6) サージ吸収器異常
- (7) サイリスタ過熱

6 試験結果

定数を実負荷と同一にした模擬負荷コイルを製作し、それを負荷として各種の通電試験を行い良好な結果が得られた。以下、その大要を述べる。

(1) 位相制御特性

特性試験の結果、過倍精度、相間パルス精度、位相角精度共に $\pm 0.1\%$ 以下の結果を得た。特性試験は、精密発振器の信号を同期信号として用いて実施した。これは、商用電源を同期信号とした場合には、電源自身の変動が無視できない値となって、精密な測定が不可能になってしまうためである。

(2) 循環電流補償動作

静特性・動特性共に補償動作が良好に行われることが確認された。定電流制御動作に悪影響を与えることなく、位相角の急変に対しても良く追従し、相間リアクトルの直流偏磁は解消されることとなった。

(3) 定電流制御特性

直線性(入力0~5Vに対して出力0~4.4kA)及び定電流精度は共に $\pm 0.5\%$ 以内の仕様を満足する結果が得られた。動特性についても、図9に示した例の如く、高速応答性能が確認でき、周波数特性はDC~100Hzという良好な結果が得られた。

(4) 保護動作

試験の結果、保護動作も正常に行われることが確認された。今回、特に設けられた電流自乗積分超過に対応するために開発した保護リレーも、広い時間範囲(2秒~1分)にわたって的確な保護動作を行い、変換器の定格超過が未然に防止できるという結果が得られた。

7 あとがき

以上、サイリスタ変換器の概要を紹介した。本装置の実績をもとに、容量的には本装置の6倍となる20kAクラスのサイリスタ変換器の開発・製作が現在進行中であり、今後共性能の向上に努めるつもりである。

また、サイリスタ以外の半導体素子を応用した変換器についても、技術開発を推進してゆきたい。その一例として、前述したトランジスタ変換器(出力 ± 2.5 kA、 ± 300 V、750kW)があるが、この装置の詳細については、また別の機会に紹介する。

終りにあたり、本装置の製作・試験に御協力いただいた変圧器事業部及びシステム開発本部の関係各位に謝意を表す。