

大容量トランジスタPWM電源装置

Large-Capacity PWM Power-Supply Using Transistor

佐藤 徹*
Toru Satō
戸松 均治*
Kinji Tomatsu
神谷 鉄文*
Tetsufumi Kamiya
丹羽 裕彦*
Hirohiko Niwa

In recent years, advanced technology in power electronics has resulted in excellent progress in the field of electric power control. Greater accuracy, speed, compactness, and energy savings have been the result, as well as improved reliability in the area of power-supply devices, motor control equipment, etc. Semiconductor control devices for heavy electric power have been introduced even in the field of plasma and nuclear fusion. We have successfully developed a heavy-duty power-supply system utilizing transistors of 750kW for PWM control of electric power for Kyushu University in Japan and achieved favorable results in operation.

This paper outlines the technical aspects of this equipment and introduces some of the recent test results.

1 まえがき

従来より大電力のパワーエレクトロニクス装置には、専らサイリスタが多く用いられていたが、近年パワートランジスタの発達が目覚ましく、その高速特性を活かして大容量のインバータなどにも使用されてきている。これは、バイポーラ形ダーリントン・トランジスタの大電力化・モジュール化及びPWM(Pulse Width Modulation)制御技術の発展によるところが大きく、その適用範囲も工作機械、大形送風機などの産業用機器に至るまで拡大一途をたどっており、特殊な電源装置にも適用されてきた。

このほど、九州大学にて実験研究が進められているTRIAM計画⁽¹⁾における強磁場超電導トカマク型核融合装置“TRIAM-1M”⁽²⁾の一部分を構成するポロイダル電源^(注)を、当社で、大容量機にも拘らずトランジスタPWM方式を採用して開発・製作し、良好な結果を得たのでここに紹介する。

本電源装置は、一般のインバータとは異なって、ポロイダル電源特有の性能が必要とされ、単機インバータとしても750kWという大容量と、サイリスタ式では実現困難とされる高速応答性を実現したものである。

2 装置の概要

2.1 システム構成

ポロイダル磁場コイル電源には、一般的にサイリスタ方式が多く用いられている⁽³⁾。一方、サイリスタ素子に比

較して、トランジスタ素子の電圧・電流定格は共に1/10程度であり、容量比較では1/100にしかならない。このため大容量機に関しては単独使用は不可能であり、多数のトランジスタを直・並列接続にて使用せざるを得ない。

一般のCVCF、UPSのごとく定常の50/60Hzの交流を供給する装置は、小容量インバータを変圧器・リアクトルを介して多重接続する方法によって比較的容易に大容量化が図られるが、直流出力まで必要とされるポロイダル電源においては、その方策も採ることができない。したがって単機でもって大容量としなければならず、このため当社では、独自のトランジスタ並列接続方式を開発し大容量化を図った。

本装置は、ポロイダル磁場コイルの一つであるフィードバック水平磁場コイルに磁場発生のための電流を供給し、その電流を高速で可変・フィードバック制御することを目的とした電源装置である。図1に、本装置のシステム構成図を示す。

基本システムとしては、ほぼ標準的な構成であり、図1からもわかるように、主電源は、大容量となるため高圧(6.6kV)から受電して、変圧器とダイオード整流器及びLC平滑フィルタを介して、単相ブリッジ構成のインバータ部に良質な直流を供給している。インバータはPWM制御され、出力には任意の電流波形を得ることができる。電流フィードバック制御のための出力電流検出には、両極性検出型の高速DCCTを用いた。プラズマの位置・形状フィードバック制御は、計算機から送出される電流指令信号を受けて、本装置によりコイル電流を制御することにより行われる。

PWM電源本体の外観を図2に、監視制御盤を図3に

示す。

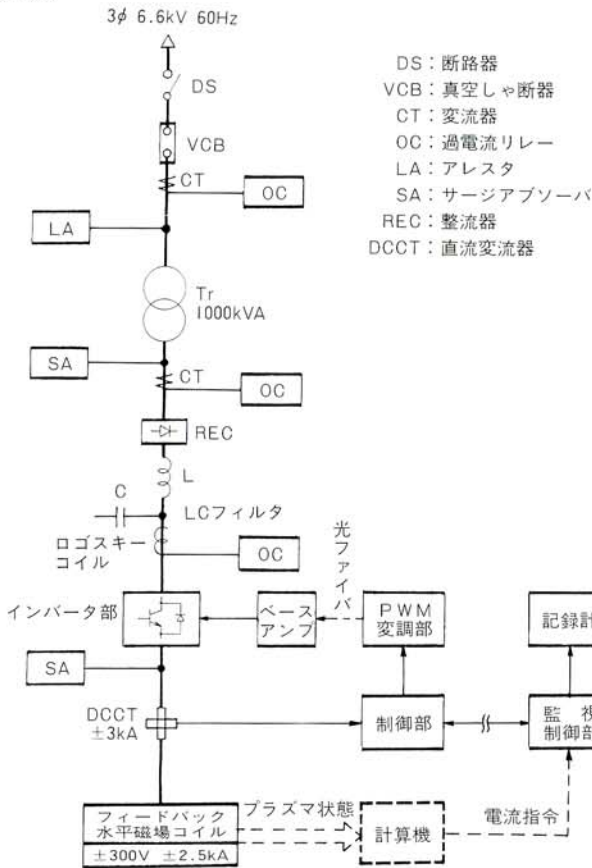


図1/PWM電源装置システム
Fig. 1/PWM power-supply system

- DS：断路器
- VCB：真空しゃ断器
- CT：変流器
- OC：過電流リレー
- LA：アレスタ
- SA：サージアブソーバ
- REC：整流器
- DCCT：直流変流器

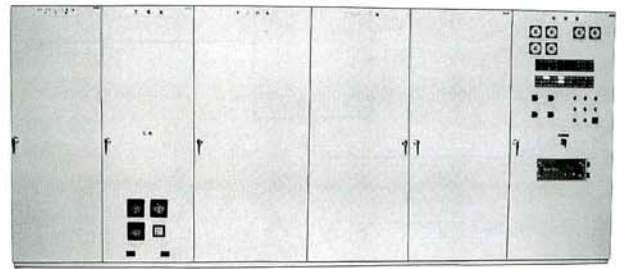


図2/PWM電源装置
Fig. 2/PWM power-supply

2.2 仕様

PWM電源の主要な仕様は次のとおりである。

交流入力電圧	AC6.6kV、3φ、60Hz
直流出力電圧	DC 0 ~ ±300V
直流出力電流	DC 0 ~ ±2.5kA
定格の種類	短時間定格
電力変換方式	トランジスタ式、単相ブリッジ PWMインバータ方式
チョップ周波数	3kHz
使用素子定格	1kV、300A、モジュール形
使用素子数	64個
定電流精度	±0.5%以内
電流可変性能	2.5kA/ms

3 トランジスタインバータ

3.1 PWMインバータ回路

図4にPWMインバータの基本回路及びPWM信号波形発生の様子を示す。出力電圧波形は、図に示すようにチョッピングされた波形となり、そのチョップ周波数はキャリア周波数の2倍となる。出力電流は、負荷コイルのインダクタンス分により平滑され連続電流となる。出力電流の波形については、任意であり定まってははいない。定格出力電圧は、定格出力電流と電流可変性能の仕様を満足させる必要があり、すなわち、

$$V_0 = RI_0 + L \frac{dI}{dt} \dots\dots\dots(1)$$

- V_0 : 定格出力電圧 (直流: V)
- R : 負荷コイル抵抗 (Ω)
- L : 負荷コイルインダクタンス (H)
- I_0 : 定格出力電流 (直流: A)

$$\frac{dI}{dt} : \text{電流変化率 (A/s)}$$

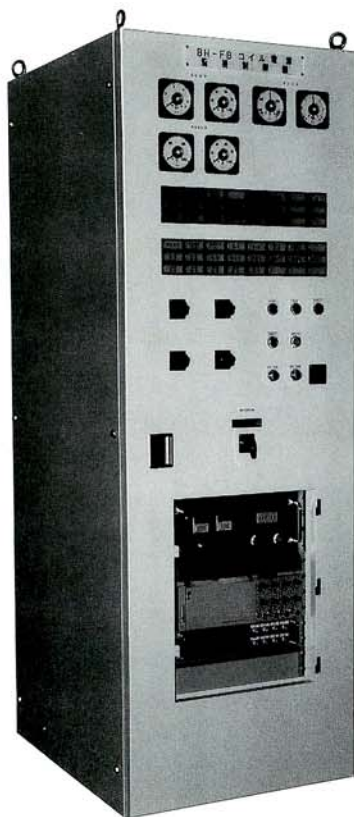


図3/監視制御盤
Fig. 3/Supervisory control board

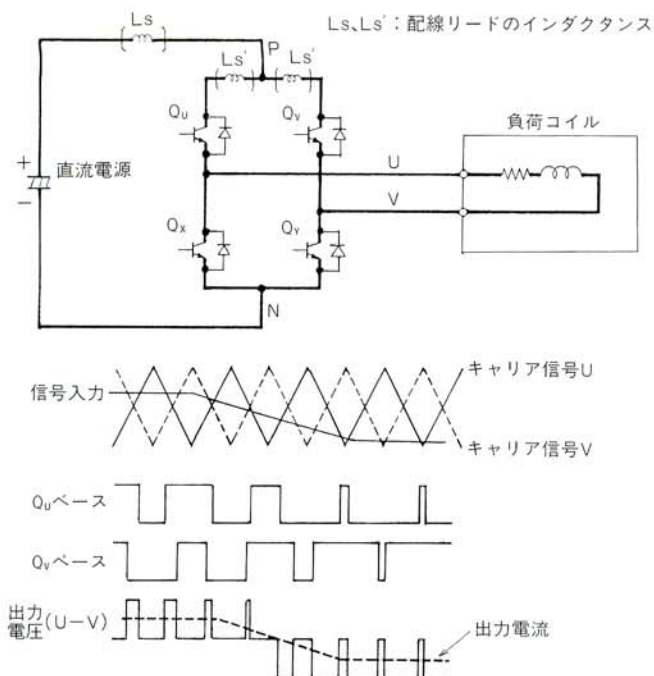


図4/PWMインバータの基本回路
Fig. 4/Basic circuit of PWM inverter

の関係式より決められる。直流電圧は、装置内部での電圧降下、商用電源の電圧変動などを考慮して出力電圧より高い値に設計している。本装置の定格出力電圧は300Vであるが、これは前記電流可変性能(2.5kA/ms)に対して十分な裕度をもった値である。

3.2 トランジスタの並列構成

出力電流が2.5kAと大電流であるために、本装置では最大クラスのトランジスタ・モジュール(1kV、300A)を16個並列にて使用している。トランジスタの2～4個並列使用は、しばしば行われているが、それ以上の並列使用については、

- (1) 各トランジスタの電流分担は並列数が多くなる程困難となる、
 - (2) 並列数が多くなると配線のインダクタンス(図4における L_s, L_s')が大きくなり、更に電流も大となる相乗効果によりスイッチングに伴うサージ過電圧(スパイク電圧)が大きくなる、
- などの理由から、一般には困難とされていた。

当社では独自の配線・配置方式を考案し、前記の問題点を解決した。一般的な並列接続方法は、図4におけるインバータの1アーム分を、多数のトランジスタを並列接続にて構成し、その後4アームでブリッジを形成する方法である。この方法を採用した場合には、配線インダクタンス L_s' が大きくなり、かつ L_s' に流れる電流も大となって、サージ過電圧が過大になってしまう。また、電流分担も、電流による磁場の影響により、並列にした両端の素子に電流が集中してしまうという問題点も発生する。

当社の並列接続方法は、図5に示すように、まず単相

ブリッジを構成してから、それをエンドレスに16組並列接続して円筒状の配置構造としたものである。各ブリッジの直流配線(P、N)、出力配線(U、V)はそれぞれ同一の長さとし、かつループ面積を極小にして低インダクタンス化を図っている。この方法により、電流分担については、過渡分流及び定常分流ともに良好で、電流バラツキは定格出力時において±10%以下の結果を得ている。また、サージ過電圧についても満足する結果となった(後述)。

この方式は同軸・対称構造を重視してあるために、インバータ部は図6で示すように、いささか特殊な外観構造となっている。

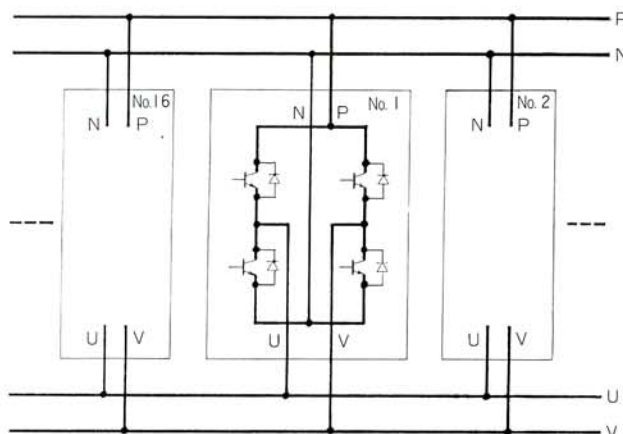


図5/トランジスタインバータの並列構成
Fig. 5/Parallel connection of transistor inverters

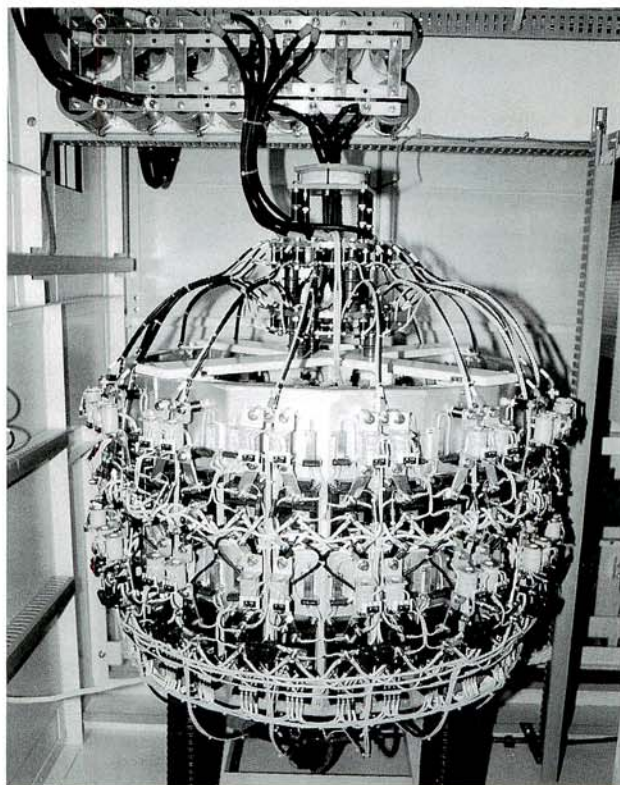


図6/インバータ部
Fig. 6/Inverter block

3.3 トランジスタ周辺回路

サージ過電圧を抑制するCRスナバ回路のパワーロスはスイッチング周波数に比例するため本機のように3kHzともなると非常に大きなものとなる。したがって、基本的にサージの発生しにくい回路構成として、小さなスナバ回路で済ます事が肝要である。

直流電源線路については、平滑コンデンサを梯子型に配置して、配線のインダクタンスを打消す(分布定数回路)ようにし、CRスナバも各トランジスタのC-E間、各ユニットのアームのP-N間、インバータユニットの16並列の集合点のP-N間に分散して設置した。

その結果、サージ電圧は十分低い値に抑えられた。図7にサージ電圧と出力電流との関係の測定結果を示す。

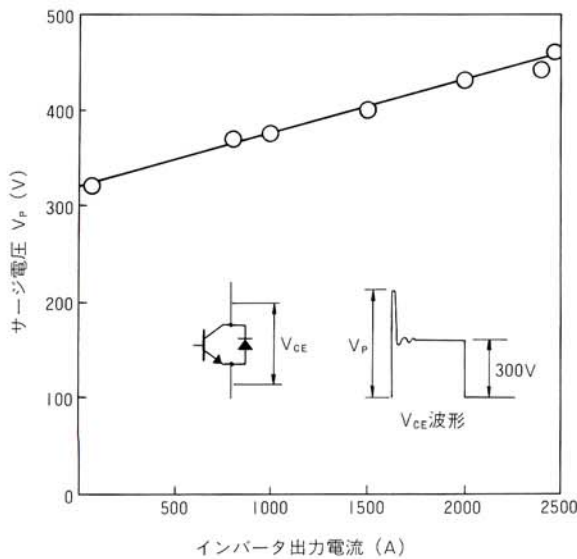


図7/トランジスタのサージ電圧と出力電流との関係
Fig. 7/Surge voltage of transistor VS. output current

トランジスタの耐電圧及びASOの面から見ても十分裕度のある運転となり、信頼性も高いものとなった。

アーム短絡過電流に対する保護は、直流側に設けたログスキーコイル(注1)で短絡電流検出を行い、インバータのトランジスタのベースをブロックすることにより行っている。更に、各トランジスタには警報接点付の高速限流ヒューズを設け、万一のトランジスタの短絡故障の場合に他の健全素子にまで故障が拡大することを防止している。

4 制御系

4.1 PWM制御部

ポロイダル電源の性格上、任意の指令入力波形に追従した出力電流が必要とされるために、PWM変調は、前出図4の波形説明の如く、2相の1.5kHz三角波キャリア

と被変調入力信号とをコンパレート(比較)するアナログ方式を採用して、各相のトランジスタのPWMベース信号を得ている。

インバータのベース駆動には、出力電流50A以上の能力をもつベースアンプを用い、1アーム(16トランジスタ)に1台、単相ブリッジとして計4台設けてある。また、主回路部と制御部の絶縁、ノイズ防止対策及び高速信号伝送の必要性から、ベースアンプには光ファイバケーブルによって信号を送っている。

ところで、PWM変調の場合、前出図4の出力波形は、入力波形とは、一見まったく異なった波形と思われる。ところが、その出力を積分平均(ローパスフィルタを通す)すれば、入力信号とアナログス(相似)な波形が得られることになる。サンプリング定理によれば、サンプリング周波数の1/2の周波数(本機では1.5kHz)までの信号は再現できるわけではあるが、実際の様子はどうのものであろうか。これを調べるために、FFT(注2)アナライザを用いて3kHzのPWMインバータのコヒレンス関数を測定した。その結果が図8である。

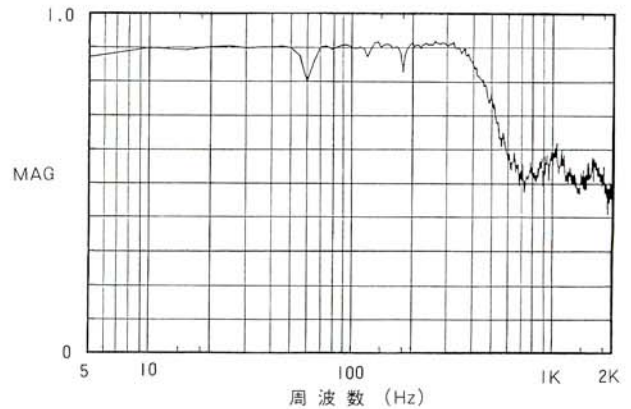


図8/3kHzインバータのコヒレンス関数
Fig. 8/Coherence function of 3kHz inverter

コヒレンス関数は、

$$\gamma^2(f) = \frac{\text{入力に關係する出力パワースペクトル} \dots (2)}{\text{全出力パワースペクトル}}$$

$$0 \leq \gamma^2(f) \leq 1$$

$\gamma^2(f)$: コヒレンス関数
 f : 周波数

で表され、伝達関数の信憑性、入出力間の因果関係を示している。図8の結果によれば、400Hzを超えるとコヒレンスは低下し750Hz以上では約0.5となってしまふ。したがって、 $fs/2$ (fs : サンプリング周波数)までは再生できるというものの、 $fs/4$ 以上では信号の再現性はかなり悪化してしまうものと考えられる。実際の波形については後ほどその実例を示す。なお、図8において、60Hz、120Hz、180Hzの周波数でコヒレンス関数が若干低下しているのは商用電源周波数によるノイズの影響である。

4.2 定電流制御

指令信号に対して出力電流を追値制御する定電流制御はアナログ系で構成した。いわゆる古典制御理論^(註)による方式である。以下、その計算結果と試験結果について述べる。

(1) 一巡伝達関数

図9に、本装置の定電流フィードバックループのブロック図を示す。次に、それぞれの伝達関数を求める。

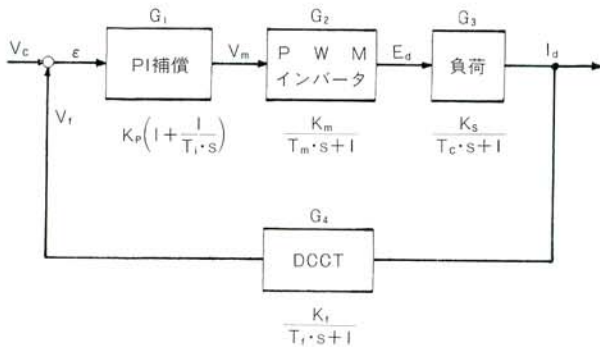


図9/定電流制御回路ブロック図
Fig. 9/Block diagram of the automatic control system

はじめに、PWMインバータであるが、これもサイリスタの位相制御系と同様に零次ホールド・サンプリングと考えると、 $f_s/4$ において位相遅れは 45° となる。このことから、 $f_s/4$ を極とする1次遅れ伝達関数で近似することにする。伝達関数は次のようになる。

$$G_2 = \frac{T_m}{T_m \cdot s + 1} \dots\dots\dots(3)$$

$$\left[\begin{array}{l} T_m = \frac{1}{2\pi f_s/4} = 2.12 \times 10^{-4} \text{ s} \\ K_m = \frac{\Delta E_d}{\Delta V_m} = 30 \text{ V/V} \end{array} \right]$$

次に負荷コイルであるが、これは電圧を入力、電流を出力と考えたR・Lの1次遅れ系である。したがって、

$$G_3 = \frac{K_c}{T_c \cdot s + 1} \dots\dots\dots(4)$$

$$\left[\begin{array}{l} T_c = L/R = 7.56 \times 10^{-3} \text{ s} \\ L: \text{負荷インダクタンス} \\ R: \text{負荷抵抗} \\ K_c = 1/R = 1.14 \times 10^2 \text{ A/V} \end{array} \right]$$

となる。

今度はフィードバック部のDCCTであるが、これも1次遅れ系と考えて差支えない。通過周波数帯域 f_c はDC～5kHz以上であることにより下記の伝達関数となる。

$$G_4 = \frac{K_f}{T_f \cdot s + 1} \dots\dots\dots(5)$$

$$\left[\begin{array}{l} T_f = \frac{1}{2\pi f_c} = 3.18 \times 10^{-5} \text{ s} \\ K_f = \frac{\Delta V_f}{\Delta I_d} = 2.00 \times 10^{-3} \text{ V/A} \end{array} \right]$$

図9における G_1 はPI補償器であるが、その伝達関数については、まずは考慮せずに $G_2 \cdot G_3 \cdot G_4$ の一巡伝達関数を求めて、その後にPI補償器を設計することとなる。この伝達関数は

$$G_2 \cdot G_3 \cdot G_4 = \frac{K_m \cdot K_c \cdot K_f}{(T_m \cdot s + 1)(T_c \cdot s + 1)(T_f \cdot s + 1)}$$

$$= \frac{30 \times 1.14 \times 10^2 \times 2 \times 10^{-3}}{(2.12 \times 10^{-4} s + 1)(7.56 \times 10^{-3} s + 1)(3.18 \times 10^{-5} s + 1)} \dots\dots\dots(6)$$

となる。

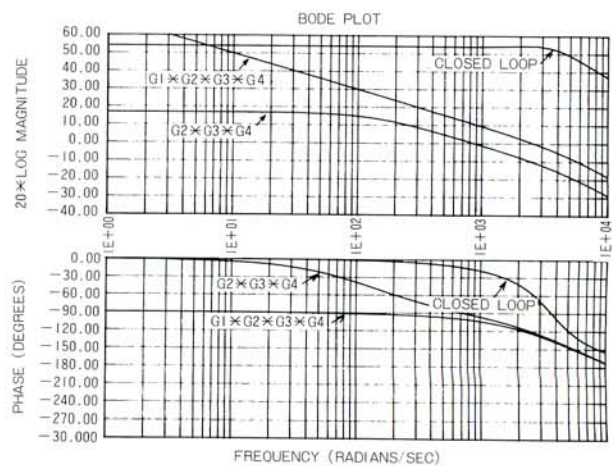


図10/ボード線図
Fig. 10/Bode plots

この一巡伝達関数の、利得及び位相を計算したものが図10のボード線図である。このボード線図からPI補償器の伝達関数を決定する。まず、 $G_2 \cdot G_3 \cdot G_4$ の一巡伝達関数の第1極に積分定数を合わせ、位相マージンが 60° 程度は得られるように比例定数を設計した。その結果、PI補償器の伝達関数は次のごとくになった。

$$G_1 = K_p \left(1 + \frac{1}{T_i \cdot s} \right) \dots\dots\dots(7)$$

$$\left[\begin{array}{l} K_p = 3.3 \\ T_i = 7.26 \times 10^{-3} \end{array} \right]$$

このPI補償器を直列補償器として系に挿入して、一巡(いわゆるオープンループ)伝達関数を計算することとなるが、その伝達関数は、

$$G_1 \cdot G_2 \cdot G_3 \cdot G_4 = \frac{K_p \cdot K_m \cdot K_c \cdot K_f (T_i \cdot s + 1)}{T_i \cdot s (T_m \cdot s + 1)(T_c \cdot s + 1)(T_f \cdot s + 1)}$$

$$= \frac{3.3 \times 30 \times 114 \times 0.002 (7.26 \times 10^{-3} s + 1)}{7.26 \times 10^{-3} s (2.12 \times 10^{-4} s + 1)(7.56 \times 10^{-3} s + 1)(3.18 \times 10^{-5} s + 1)} \dots\dots\dots(8)$$

で計算される。その結果が前出図10における $G_1 \times G_2 \times G_3 \times G_4$ で示される曲線である。

次に、フィードバックをかけた状態、すなわち図9のブロック図そのままの伝達関数 G_T を求めると、

$$G_T = \frac{G_1 \cdot G_2 \cdot G_3}{1 + G_1 \cdot G_2 \cdot G_3 \cdot G_4}$$

$$= \frac{2.61 \times 10^{-3} s^2 + 8.24 \times 10^1 s + 1.13 \times 10^4}{3.7 \times 10^{-13} s^4 + 1.34 \times 10^{-8} s^3 + 5.67 \times 10^{-5} s^2 + 1.71 \times 10^{-1} s + 2.26 \times 10^1} \dots\dots\dots(9)$$

となる。

計算結果は同じく、図10においてクローズド・ループで示される曲線となる。これが本装置の、電流指令信号に対する出力電流の周波数特性となる。周波数特性の高域については $f_s/4$ ($750\text{Hz} = 4.7 \times 10^3 \text{rad/s}$) までは伸びており、これ以上特性を良くしても、前述のコヒレンス関数が悪化するため好ましくないと考えられる。

上記の本装置の伝達関数 G_T についてステップ応答を計算した結果が図11である。この結果によれば、立上り応答は約 $700\mu\text{s}$ と、かなり速い。しかし、10%程のオーバシュートを生じている。

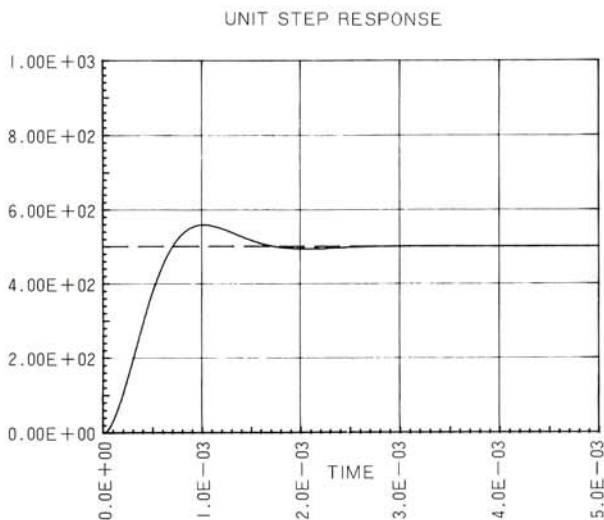


図11/ステップ応答
Fig. 11/Unit step response

(2) 実験結果

図12~14に実機における実験結果を示す。

図12はステップ応答の結果である。立上りは計算結果と同じく約 $700\mu\text{s}$ であるが、オーバシュートはほとんど現れなかった。立下り波形には多少それが観測されるが、非線形動作を含んだシステムを簡単な伝達関数で近似し

ていることを考えれば、まずは計算結果と大差ないと考えられる。

図13、14はバースト(注)・サイン波による応答試験の結果である。図13は100Hzのサイン波であり、波形、位相ともに忠実に再生されている。図14は500Hzのサイン波の場合である。出力電流は入力信号に対して、位相差で約 70° 遅れであり、図10の特性 ($3.14 \times 10^3 \text{rad/s}$) とも良く一致している。ただし、電圧波形からもわかるように、信号周波数とPWMスイッチング周波数とが接近している(信号波の半サイクルにPWM波が3波にすぎない)ので、前述したように波形の再現性については多少悪化しはじめている。なお、出力電圧が写真では滑らかな波形となっているが、これは絶縁アンプなどを介して測定しているためで、実波形は急峻なパルス波形である。

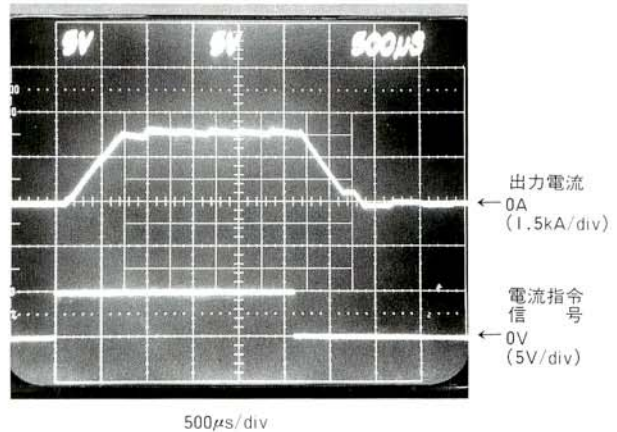


図12/ステップ応答波形
Fig. 12/Actual step responses

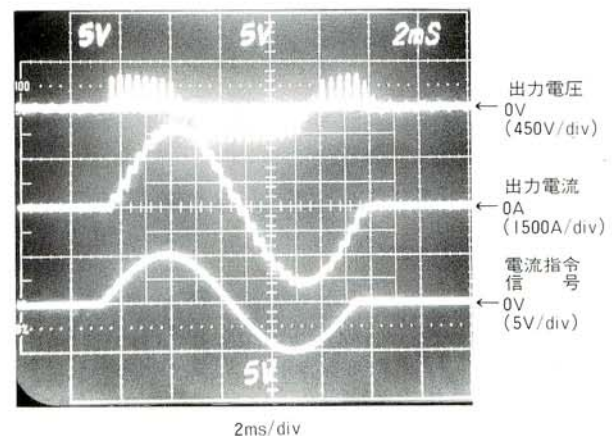


図13/100Hz応答波形
Fig. 13/Burst sinusoidal-wave responses ($f=100\text{Hz}$)

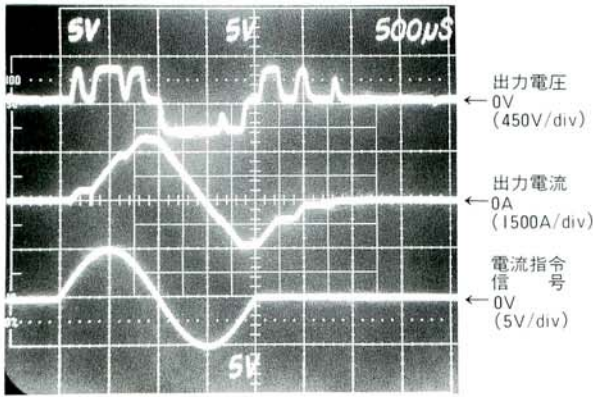


図14/500Hz応答波形
Fig. 14/Burst sinusoidal-wave responses ($f=500\text{Hz}$)

4.3 監視・制御

電源装置と監視制御盤は約70mの距離をおいて設置されている。監視盤には標準的な操作スイッチ、計器などの他に電磁オシログラフ及び計算機とのアナログ・インターフェイスを備えている。

計算機からの電流指令信号（アナログ波形）は監視盤で受けて、それを電源装置に送っている。周辺には種々の大電力・高電圧装置やケーブルが非常に輻湊して設置してあるため、ノイズ環境は良くない。したがって、アナログ信号系については十分なノイズ対策を行う必要がある。

本機の場合の最も重要である指令信号系のノイズ対策についての例を述べる。信号伝送系のノイズ対策については、

- (1) 共通アースループを作らない
- (2) 静電シールドを行う
- (3) 高周波電磁シールドを行う
- (4) 同軸ケーブルもしくはツイストペアケーブルを使う
- (5) 低周波電磁シールドを行う
- (6) 信号線路を低インピーダンス化する

などの点に留意する。図15に、アナログ信号伝送系を示すが、(1)に対しては絶縁アンプで、(2)(3)に対しては銅テープシールド、(4)はツイストペア、(5)は鉄テープ及び鉄管、(6)はインピーダンスを50Ωとすることで、それぞれ対策を実施した。

その結果、ノイズ低減のためのローパスフィルタなどを用いて周波数特性を悪化させることなく、ノイズ障害を極めて少なくした良質な信号伝送が可能となった。

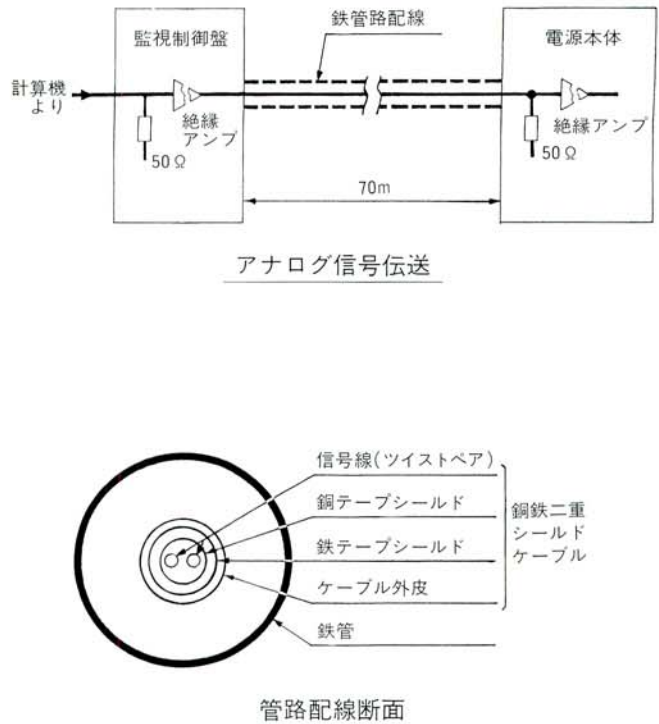


図15/アナログ信号伝送系
Fig. 15/Analog-signal transmission lines

5 あとがき

本PWM電源は九州大学のTRIAM-1Mの本体コイルと結合され、既に種々の関連装置との連系の上に運転・実験が開始されており、順調に稼動中である。

以上、紹介したトランジスタPWM電源装置の設計・製作に際しては、九州大学殿に多大な御助力をいただき、深く感謝の意を表する次第である。また、当社内においても製作・試験に協力いただいた変圧器事業部、システム開発本部の関係各位にも、厚くお礼申し上げる次第である。

参考文献

- (1) 伊藤 他：TRIAM-1M計画、物理学会講演予稿集 (1982)
- (2) 伊藤 他：強磁場超電導トカマク型核融合装置“TRIAM-1M”の開発、日立評論、66、9 (1984-9)
- (3) 佐藤 他：大容量サイリスタ変換装置、愛知電機技報 No.1 (1985)