

光拡散技術を用いた半導体デバイスの開発に関する研究

Semiconductor Device Fabrication by Light-induced Diffusion of Impurities (P,B,Al) from a Spin-on Source

宇佐美 晶^{*1}

Akira Usami

青山 浩二^{*2}

Kohji Aoyama

We have succeeded in forming a thin p^+ layer by diffusing an impurity (B) with RTP (Rapid Thermal Processing) in the poly-boron film which was coated onto a silicon wafer's surface with the spin-on method. With this $p^+ pp^+$ structure, we were able to reduce effective surface recombination velocity to about one tenth of the etched samples. We have shown that the characteristics of $n^+ pp^+$ type BSF Si-solar cells and n-type Hall elements (Si) can be improved with the spin-on and RTP methods.

1 まえがき

近年、産業社会の変化、並びに技術進歩の速さは、年々速度を増しており、また、各企業は広範囲な技術分野への進出をはかっている。当社としても、強電方面のみならず多分野の技術が要求されている今日である。

当社では、従来から半導体応用製品については、研究開発及び製品開発も進み、多数の商品が生み出されている。しかし、一方半導体デバイスの基礎技術の研究については、未開拓の分野であった。このためまず第一歩として半導体製造プロセスの新技术として光照射プロセス技術に注目し研究を開始した。

従来から行われているエピタキシャルプロセスに対し、新たな技術として、短時間プロセスが可能であるハロゲンランプ照射技術を用いた基礎的な研究について、既にこの分野では定評のある名古屋工業大学 電気情報工学科 和田研究室に御指導いただくことになった。

本論文は、上記のテーマに関して、同研究室及び青山が行った実験研究の実績に宇佐美が加筆してまとめたものである。

2 光照射プロセス研究の背景

イオン注入技術とトランジェント光照射アニール技術を組み合わせることによって、VLSI用の浅い接合を形成する技術が注目を集めている。一口にトランジェント光照射技術といっても、内容は多岐にわたっている。最初に頭に浮かぶのは、1978年イタリアのカターニャで行われた第1回のレーザーアニール国際会議の発表内容であろう。1974年にソ連のグループが、イオン打ち込み層がレーザーでアニールできることを報告してから4年後のことである。これは学問的に明確になることと技術的に注目を集めることは必ずしも同時ではないことを示している。

この技術はイオン注入層のレーザーアニールに当初

用いられたが、でき上がった接合の電気的特性の良さ(特に残留欠陥や不純物の面内分布との関連で)やプロセスのスループットとの関連で、イオン注入層のアニールにとどまらず電極形成やCVDへと応用も拡大し、現在までにいろいろな光電子線照射加工技術が開発された。

図1には主な光照射プロセス加工技術とその処理時間を示した。図1から分かることは、電気炉を用いた従来技術が存在しているが、やがて集積回路の高集積化の要請と相まって最も処理時間の短いパルスレーザを中心とするレーザアニール技術が開発され、徐々に処理時間の長いフラッシュランプ照射、ハロゲンランプ照射と移行し、さらに処理時間の長い電気炉に近づいてきていることである。その間に特に赤外線加熱処理によって技術的には大きな飛躍をしつつある。しかし赤外線加熱によるプロセス技術にも、そのシステムとして未解決な部分が多かったため、短時間の電気炉アニールがレーザアニール技術の登場する以前にすでに存在していたことを明記する必要があるだろう。図1にはトランジェント熱処理技術の特色と主な適用可能なウェハプロセスについても列記した。レーザ及び電子線アニール技術⁽¹⁾は、イオン注入層の活性化を行うのにそれらをパルス状に照射するか、連続発振のビームをスキャンするかによって結果は著しく異なってくる。VLSIを目的とした3次元回路製作に関連して、イオン打ち込み不純物の再分布の少ないレーザアニールは、パルスレーザよりもCWレーザでスキャンを行う方がよいことが知られている。CWレーザの場合は不純物の分布はほとんど打ち込み時のままであり、これを利用してMOS FETのソース・ドレイン間のチャンネル長を短くできることが報告されている⁽²⁾。パルス電子線アニールの場合も不純物の再分布が生じ、ほとんどパルスレーザアニールの場合と同じになる。パルスレーザ、パルス電子線照射を用いると、イオン注入層はLPEで活性化され、温度上昇は結晶の表面付近のみであることは、接合付近の少数キャリアライフタイム (τ_d)

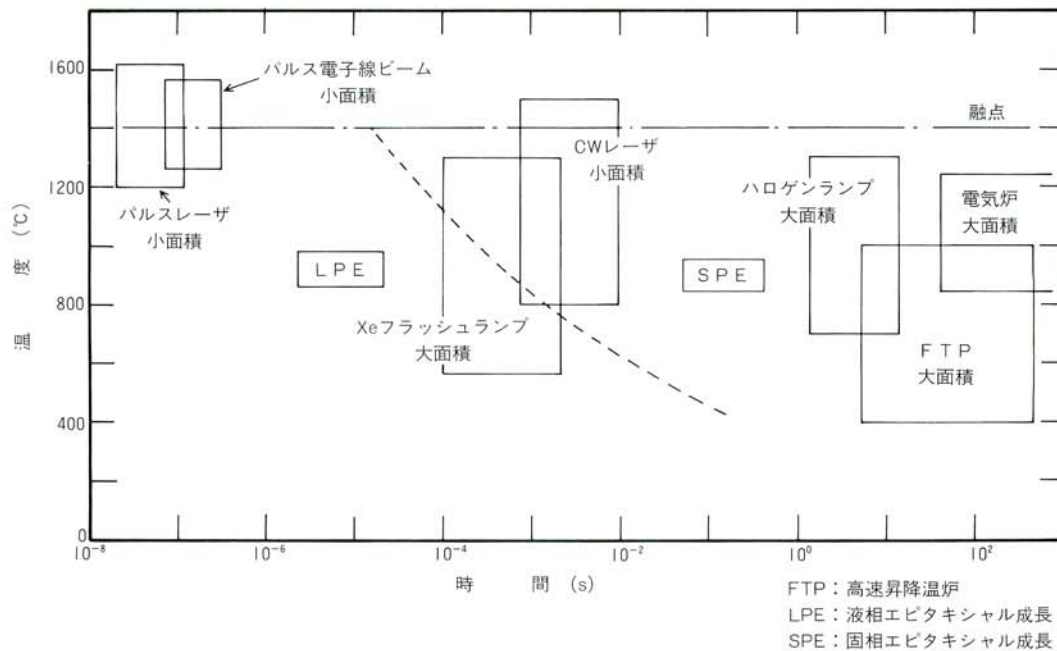


図1 / 主なアニール技術の比較

Fig. 1/Anneal technique

と基板内部のそれ ($\tau=L^2/D$) の測定から明らかにされている⁽³⁾。Q-スイッチレーザーでアニールしたpn接合のL (拡散長) の値は電気炉でアニール (700~900°C、30分) した値の2~3倍の大きな値を保つ。パルス電子線を用いた場合は、パルスレーザーの場合よりも大面積 (5インチ) のアニールが可能で、効率15%の太陽電池が全工程40秒程度で製作可能なことが報告されている⁽⁴⁾。しかし、パルスレーザー、パルス電子線アニールの場合は接合付近に残留欠陥が存在し、アフターアニールの工程が必要になってくる⁽⁵⁾。

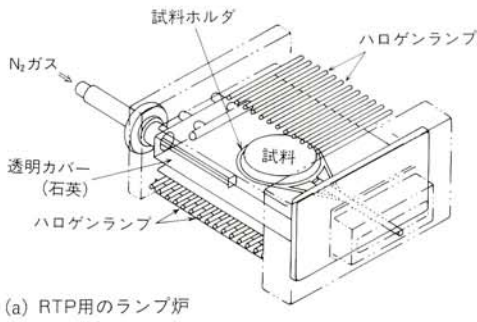
従来の半導体熱処理を二分してきたのは横型拡散炉とランプアニールであり、特に毎葉式高速制御を目的としたランプアニールは注目すべき進歩を示し、秒単位で温度分布 $\pm 1.5\%$ 以内を実現し、プロセス的にも高い可能性を示した。しかし加熱物の熱非平衡制御と毎葉処理からくる量産性・再現性の確保という二つの課題を抱えている。一方、拡散炉はバッチ処理を基本とし、炉内壁から安定に放射される均一な輻射に平行状に並べられたウェハ間の相互干渉による均一化により容易に $\pm 0.5\%$ 以内の温度分布を実現している。この自的均一化作用は量産性・再現性とも合致し今後も熱処理技術の重要な手法として存在していくと考えられる。しかし温度制御の面からは安定であるが、いくつかの問題点を抱えている。こ

れらの現状技術は、熱処理技術に求められる個々の問題を解決するものの、対症療法で抜本的解決になっていない。このような現状に、もし高速フラットランピングが可能な炉の存在を仮定するならば、バッチ処理の利点を生かしつつプロセス上の次の手法、イ) 低温ローディングによる大気の影響、ロ) ウェハの熱履歴の均一化、ハ) ウェハ内温度分布の均一化による歪みの解消等が可能となり大きな変革を生むと考えられる。図1にはFTP (Fast Thermal Processing ; 高速昇降温炉) と称してある⁽⁶⁾。

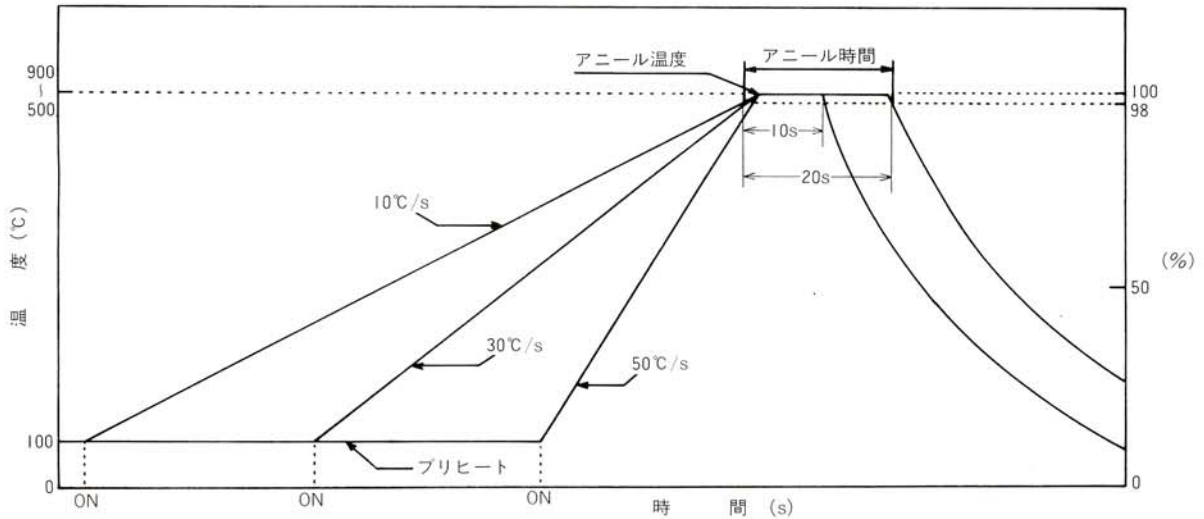
図2はハロゲンランプ光照射を用いたRTP (Rapid Thermal Processing) の昇降温特性である。加熱速度 (heating rate) は $10^\circ\text{C}/\text{s}$ から $200^\circ\text{C}/\text{s}$ まで可変でき、加熱温度範囲は 400°C ~ 1200°C である。本システムの詳細については文献を参照されたい⁽⁷⁾。

図3 (a) (b) には、今後のLSIや半導体デバイス工程での使用を期待されているFTP炉の構造と温度-時間特性を示した⁽⁶⁾。加熱速度は最大値として $90^\circ\text{C}/\text{分}$ であり、更に冷却速度も $30^\circ\text{C}/\text{分}$ まで可変出来ることに特徴がある。最高加熱温度がやや低く、 1000°C である事は、今後改善の余地があろう。

このような光照射加熱技術を用いた加熱システムで最も重要になるのが、加熱昇温速度と降温速度、即ちその電力投入の電源システムであることは言うまでもない。

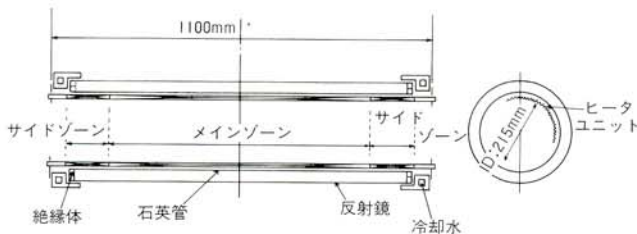


(a) RTP用のランプ炉

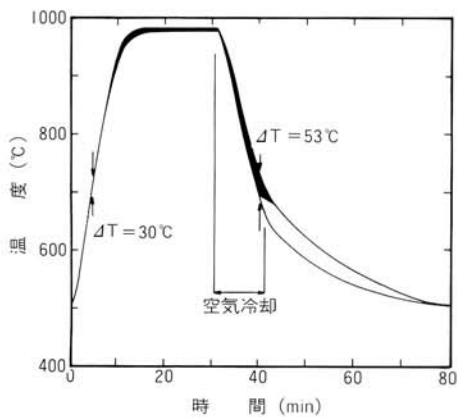


(b) RTPの昇降温特性

図2/RTP(Rapid thermal Processing)法
Fig. 2/RTP method



(a) FTP炉の構造



(b) FTPの昇降温特性

図3/FTP(Fast thermal Processing)法
Fig. 3/FTP method

3 RTPによるSi不純物拡散

面方位(100)比抵抗約 $16\ \Omega\ \text{cm}$ のp型シリコン単結晶基板にポリボロン膜をスピンオン法^{*1}で厚さ $0.2\ \mu\text{m}$ 形成後、ハロゲンランプ光照射によってhigh-low接合を形成し⁽⁸⁾、マイクロ波インピーダンス法を用いたウェハライフタイム測定装置によりキャリアライフタイム及び表面再結合速度を測定した。また、ホール測定によりキャリアプロファイルを調べた。この時のハロゲンランプ光照射条件はアニール温度 900°C 、アニール時間20s、ヒーティングレート $10\sim 50^\circ\text{C}/\text{s}$ の範囲である。実験手順を図4に示す。

RTD^{*2}後の p^+pp^+ 構造のウェハにおいて p^+ 層の厚さを変化させた時のキャリア濃度に対する深さ方向のプロファイル、及びキャリアライフタイム、表面再結合速度の変化を測定する目的で、陽極変化法を用いて p^+ 層を $0.01\ \mu\text{m}$ ずつエッチングした。また、 p^+ 層の厚み制御に陽極変化法を用いた理由は、

- (1) 除去する薄層の厚さが均一であり、また歪みが表面層に導入されない
- (2) 装置が安価である
- (3) 試料の不純物の量、種類、及び基板結晶の面方位な

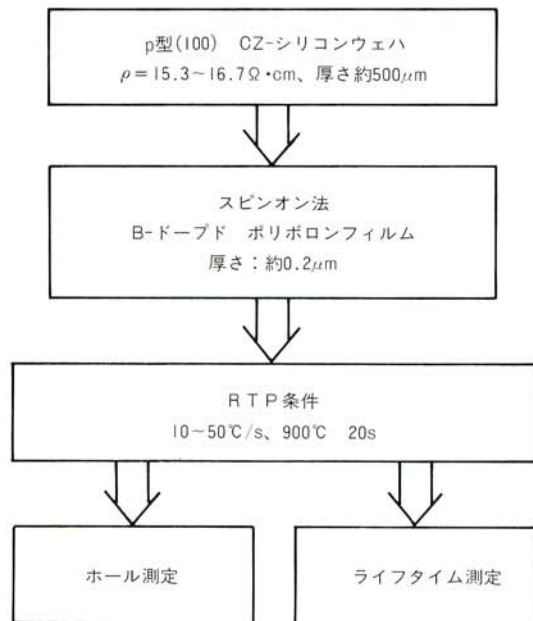


図4/試料作製手順
Fig. 4/Experimental procedure

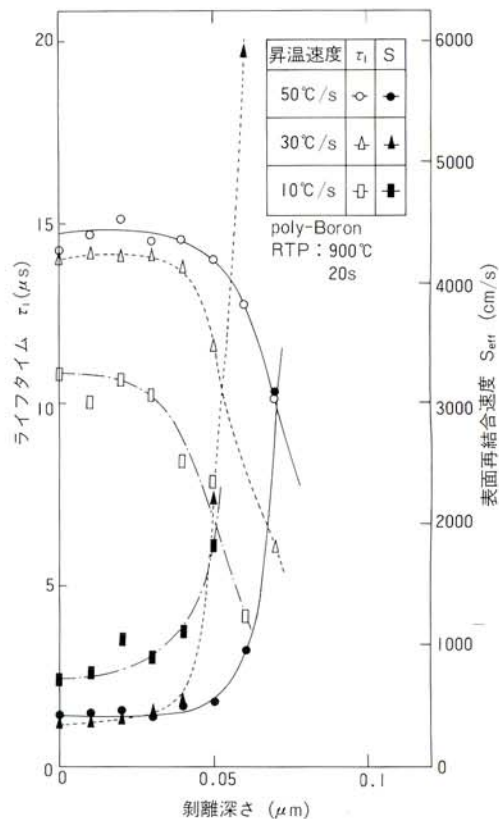


図6/剥離深さに対するライフタイムと表面再結合速度
Fig. 6/ τ_i and S_{eff} of poly-Boron diffused samples vs. depth

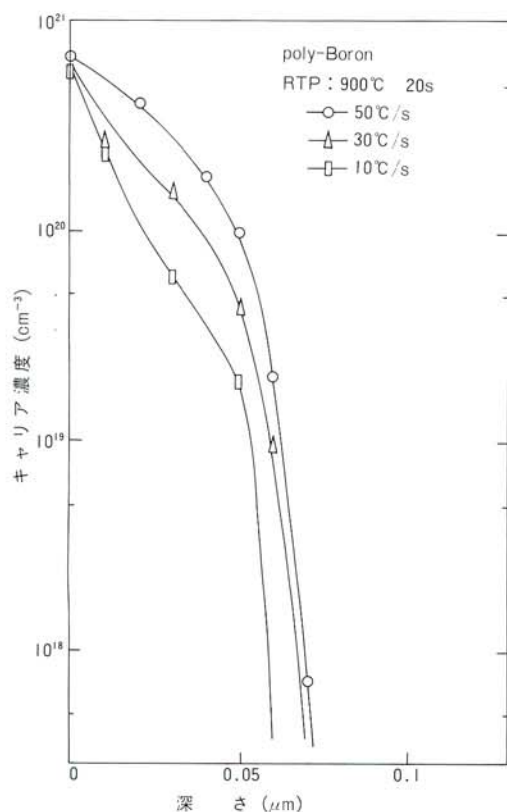


図5/ヒーティングレートを変化させた時のキャリア濃度プロファイル
Fig. 5/Carrier concentration profiles with heating

どの影響を受けない

- (4) 薄膜層除去に際し、イオン注入層における不純物分布に影響を与えない
- (5) 一回に除去できる厚さが0.02 μm程度である。

図5は、van der Pauw 法によるホール測定から得られた深さ方向に対するキャリア濃度のプロファイルであり、ヒーティングレートをパラメータにしてある。どのヒーティングレートでも表面キャリア濃度は同一であるが、表面より0.02~0.04 μmの深さではヒーティングレートが大きいほど高濃度になっている。それは、ヒーティングレートが小さいと“kink”が発生し、ヒーティングレートが大きくなるにしたがって“kink”が消滅しているからである。また、接合深さはほぼどれも同じである。

図6は、表面剥離深さに対するキャリアライフタイム、及び表面再結合速度のそれぞれの変化をウェハラライフタイム測定装置⁽¹⁰⁾により測定した結果である。表面再結合速度は、どの場合も剥離深さが約0.05 μm以上になると急激に増加している。また、キャリアライフタイムも剥離深さが約0.05 μm以上から急激に減少している。言い換えれば、high-low接合により表面再結合速度が減少しその結果、キャリアライフタイムも増加しているといえる。

RTP技術はシンターやシリサイドの形成に使用可能であるとされている。本研究では、p型Si基板にAl(アルミ)を真空蒸着でつけた後にRTPを行う事によってAlド

4 RTPによるBSF-Si太陽電池の試作

実験に用いた基板は、CZ(Czochralski)法により作られたp型、面方位(100)、比抵抗 $10\Omega\text{ cm}$ 、厚さ約 $500\mu\text{m}$ で、直径4インチの単結晶ウェハである。なお、両面とも鏡面仕上げがされていないエッチウェハである。

ウェハの酸化膜や、汚れを落とすために前処理を施した後に、スピノン法により約 $0.2\mu\text{m}$ のP(リン)-doped Si oxide膜を形成し、 120°C 、10分間のベーキングにより乾燥させる。その後、真空蒸着法によりウェハの裏側にAlを蒸着する。このAl層の厚さは $0.1\mu\text{m}$ 程度である。そして、このAl蒸着面にスピノン法によりSi-oxide膜を形成し、ベーキングにより乾燥させる。このSi-oxide膜の形成は、ハロゲンランプ照射時のPの外部拡散の悪影響を防止するために行う。この後ハロゲンランプ照射によりPの拡散、及びAl合金化による p^+ 層の形成を行った。

接合形成後、再び前処理を施し、真空蒸着法で次のような電極を形成する。

表側 (n^+ 面) : Au-Sb/Al/Ag 9-grid 楕型電極
裏側 (p^+ 面) : Al/Ag 前面電極

次に、フォトレジストにより表側に $1 \times 1\text{ cm}^2$ のマスクをつける。裏側にはピセインを塗り保護膜とした。そして、HF(4.8%) + $\text{HNO}_3(1:4)$ のエッチング液でエッチングをし、酢酸につけてエッチングを停止した。仕上げは、フォトレジスト、及びピセインをトリクロロエタンで除去しYAGレーザーでカットする。電極にリード線をハンダ付けし、楕型電極保護のためシリコン樹脂を塗布した。太陽電池製作フローチャートは、図8で示した。

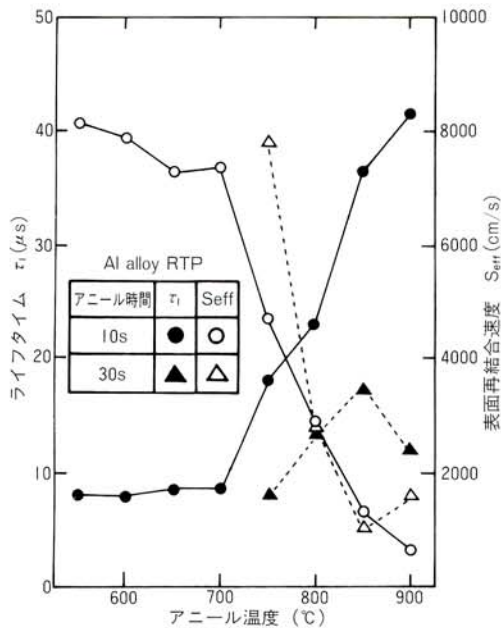
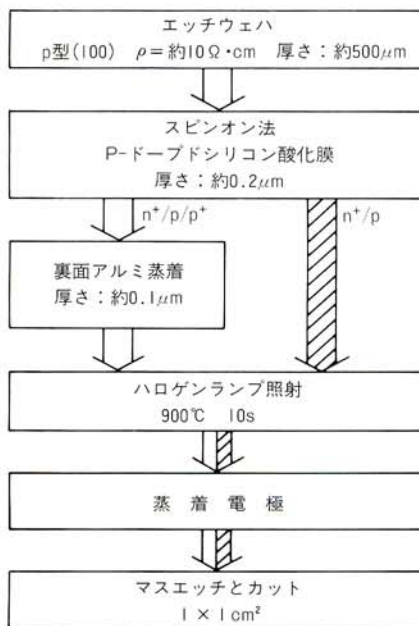
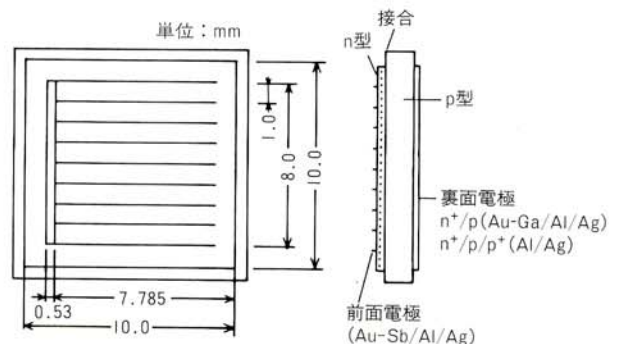


図7 / アニール温度によるライフタイム(τ_i)と表面再結合速度(S_{eff})
Fig. 7/ τ_i and S_{eff} vs. anneal temperature

ープにより p^+ 層を形成して、 pp^+ のhigh-low接合によるp型Siの表面での再結合速度の変化の様子を調べた。図7にはAl蒸着とRTPから成る n^+pp^+ 構造のBSF (Back Surface Field)-Si太陽電池に用いるhigh-low接合の形成温度に対して表面再結合速度(S)及びキャリアライフタイム(τ_i)の変化の様子を示した。RTP温度の上昇につれて S_{eff} は減少する。これは、 pp^+ のhigh-low接合が電気的な特性を向上させていることを示している。



(a) 製作フローチャート



(b) 外形図

図8 / Si-太陽電池

Fig. 8/Silicon solar cell

図9には、BSF太陽電池とnon-BSF (n⁺/p) 太陽電池の分光特性を示した。短波長側は、どちらの太陽電池とも同じような応答であるが、長波長側においてはBSF太陽電池の方が応答がよく、これは、裏側の表面再結合速度が裏面のhigh-low接合によりおさえられているため拡散長の増大をもたらしているという理由による。

図10はFA(Furnace Anneal)とRTPとの比較を示す。短絡電流、開放端電圧がRTPと同じ値を得られるためには、FAでは5分を要する。さらに、曲線因子が小さくRTPより効率が悪い。そこで曲線因子を増加させるために時間を

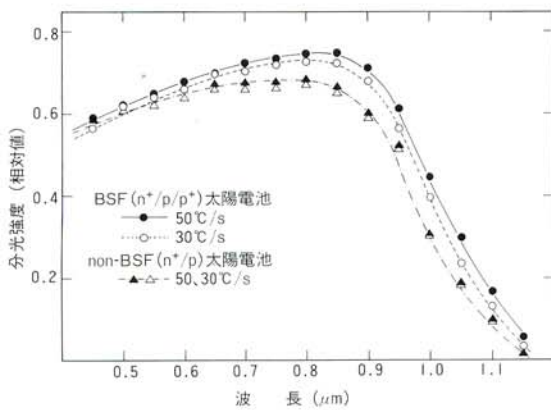


図9/分光特性
Fig. 9/Spectral response of cells with BSF and non-BSF

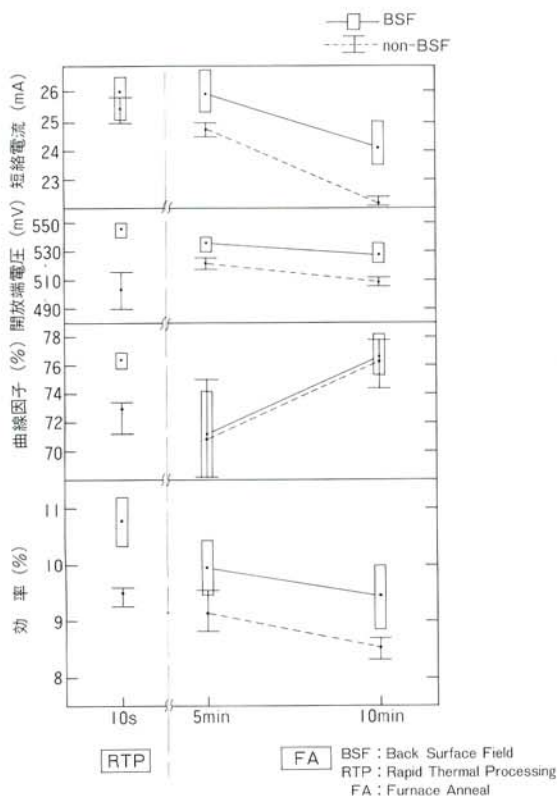


図10/RTPとFAの太陽電池パラメータの比較
Fig. 10/Cell parameters of RTP and FA samples

を10分にすると、今度は短絡電流が減少することにより結局効率は減少してしまう。

以上のようにFAに比べてRTPの方が高い効率を得られており、また10秒と5分とを比べても分かるように試料製作プロセスにおいても時間が短縮され、それが低価格化にもつながるものと考えられる。

5 PTRによる "S"-lowering効果の検討

図6及びBSF太陽電池の効率の改善(図8、9)について考慮してみる。

p型Siの表面にp⁺層を形成した場合のエネルギー・バンド図を図11に示した。そして、ライフタイム測定時の光パルス照射による少数キャリア、及び太陽電池の動作時の少数キャリアの挙動に注目する。

pp⁺のhigh-low接合を形成することによりバンドの曲りを生じ、生成された電子は表面に到着し難くなり、表面でのキャリアの再結合の確率は少なくなる。したがって、表面再結合速度Sの減少及び、BSF太陽電池の高効率化が可能になる。

図6にはp⁺層が厚い場合によりSは小さくなることを示した。

high-low接合の形成による実効的な表面再結合速度(S_{eff})は、pp⁺接合が階段接合であると近似すれば、次式

$$S_{\text{eff}} = \frac{D_{p^+} \cdot N_p}{L_{p^+} \cdot N_{p^+}} \left[\coth\left(\frac{W_{p^+}}{L_{p^+}}\right) \right] \left(1 + \frac{n_i}{N_p}\right) \quad (\text{m/s})$$

D_{p^+} : p⁺層の少数キャリアの拡散係数 (m²/s)

L_{p^+} : p⁺層の少数キャリアの拡散長 (m)

N_{p^+} : p⁺層のアクセプタ濃度 (m⁻³)

N_p : p層のアクセプタ濃度 (m⁻³)

n_i : p層の電子濃度 (m⁻³)

W_{p^+} : p⁺層の厚さ (m)

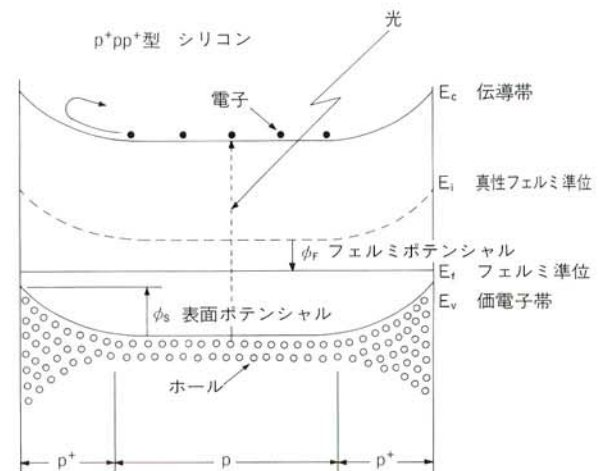
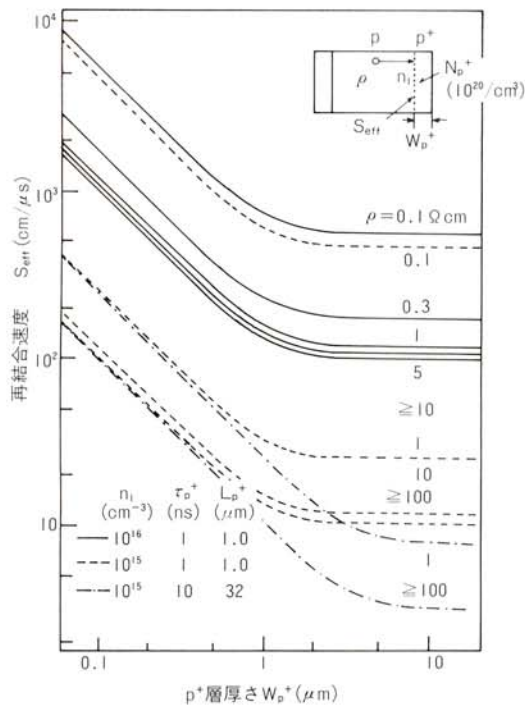


図11/p⁺pp⁺接合のエネルギーバンド図
Fig. 11/Energy band diagram of p⁺pp⁺ junction



n_i : 電子濃度
 τ_{p^+} : p⁺層の少数キャリアライフタイム
 L_{p^+} : p⁺層の少数キャリア拡散長
 N_{p^+} : p⁺層のアクセプタ濃度

図12/p⁺p接合における再結合速度のp⁺層の厚さ依存性
 Fig. 12/ Surface recombination velocity vs. p⁺-layer width

で書ける。この式を用いて、p⁺層の厚さ W_{p^+} に対する S_{eff} を計算した結果は、図12に示す様に W_{p^+} の増加につれ S_{eff} は減少し、実験結果とよい対応を示す。

6 RTPによる薄膜ホール素子の試作

ホール素子の電圧 V_H は

$$V_H = \frac{1}{n \cdot e} \cdot \frac{1}{t} \cdot B \cdot I \quad (V)$$

n : 電子濃度 (m⁻³)

t : 厚さ (m)

B : 磁束密度 (T)

I : 一定入力電流 (A)

e : 電気素量 (1.6 × 10⁻¹⁹) (C)

で表わされる。

この式から、厚さ t が薄いほどホール電圧 V_H は大きくなることになる。本実験では、光照射加熱技術を用いて、浅い拡散層を形成し、この拡散層をホール素子とした(図13参照)。

面方位(100)、比抵抗~10Ω cmのp型シリコン単結晶ウ

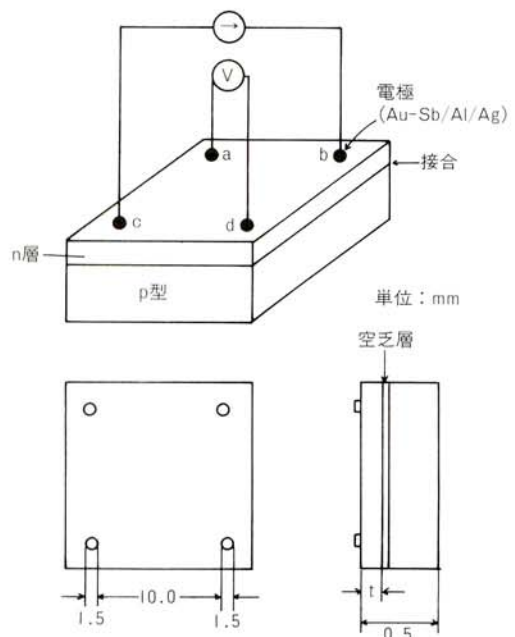


図13/ホール素子の構造図
 Fig. 13/Schematic representation of hall elements

ェハに、リンをイオン注入し、またはスピンオン技術を用いて塗布し、その後ハロゲンランプ照射によりpn接合を形成して、拡散層をホール素子とした。また陽極酸化法を用いて拡散層の表面を0.01μmずつ剥離してホール測定により電子の濃度プロファイルとホール電圧の変化を測定した。また、入力電流は1.500mA、磁束密度は0.225 Tである。

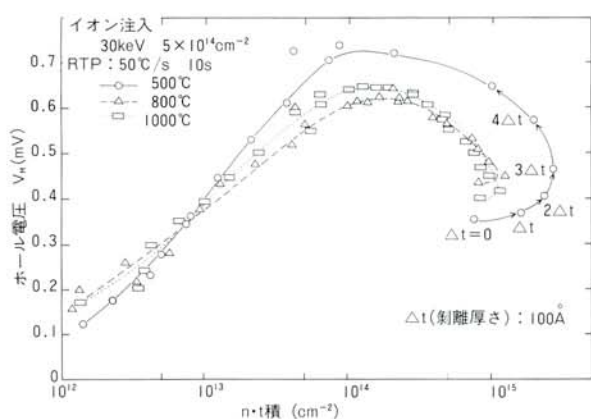
図14 (a) には、30keVでリン (P) をイオン注入して RTPにより活性化 (500℃ ~1000℃) した後、陽極酸化法 (電子濃度の接合の厚さ) 依存性を示してある。 $n \cdot t$ に対するホール電圧は、素子の表面を剥離していくと高くなっていき、 $n \cdot t = 10^{14}$ (cm⁻²)あたりで最大になっている。また、RTP温度が500℃の場合が最も大きなホール電圧を示している。

図14 (b) は、スピンオン源からのリン (1.0g/100cc、5.0g/100cc) の拡散をハロゲンランプ (900℃、10分) で行った時の $n \cdot t$ に対するホール電圧をプロットしたものである。電気炉の場合は $n \cdot t = 10^{14}$ (cm⁻²)あたりがピークになっており、RTPの場合は 2×10^{14} (cm⁻²)付近でホール電圧がピークになる。

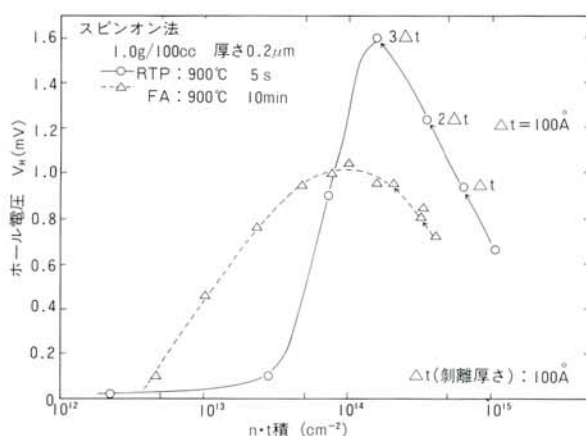
これらのどの場合も表面を剥離することにより、初め(表面剥離前)のホール電圧より2倍以上のホール電圧の増加が見られた。つまり、浅い接合を形成することによりホール電圧は増加するとも言える。しかし、まだまだ、ホール電圧の絶対値は小さい。シリコンの電子移動度が小さいためであり、今後、電子移動度の大きなインジウム・アンチモンなどで同様な実験を行い、高ホール電圧化をはかっていきたい。

参考文献

- (1) C.W.White et al.: Appl. Phys. Letts.,33,662 (1978)
- (2) M.Koyanami et al.: Appl.Phys.Letts.,35,621 (1979)
- (3) A.Usami et al.: Japan J.Appl.Phys.,20,Supplement 20-2,45(1981)
- (4) 宇佐美 晶:『太陽光からの発電技術』(工業調査会、1981 p.103)
- (5) H.Itoh et al.: Japan J.Appl. Phys.,19,Supplement 19-2,55 (1980)
- (6) 高速昇降温熱処理炉、カタログ、No.B-2034 (日本スクリーン製造株、1977年7月11日)
- (7) 武内 勉、安江 淳: 光ドーピング装置、Semiconductor World, 2月号 (1987年) p.84~88
- (8) A.Usami et al.: Proc. 16th IEEE Photovoltaic Specialist Conf.,Sept(1982) p.752
- (9) 古田博文、藤崎 巧、山田 登、宇佐美 晶、和田隆夫、井村 誠: 電子情報通信学会技報、SDM87-187 (1988) p.27-31
- (10) 宇佐美 晶:『100例にみる半導体評価技術』(工業調査会、1988)
- (11) A.Usami, M.Nakamura, K.Aoyama, and T.Wada: "Evaluation of n^+p and pp^+ Junction Fabricated by Ion Implantation and RTA, and Its Application to BSF Silicon Solar Cells," Int'l PVSEC-V (1987) p.79~82



(a) イオン注入+RTP



(b) スピンオン法+RTP、FA

図14/ $n \cdot t$ 積(電子濃度 \times 厚さ)に対するホール電圧 V_H
Fig. 14/Hall voltage vs. $n \cdot t$

7 あとがき

RTPがLSI、VLSI製作や化合物半導体デバイスの製作にきわめて有力な手段であることは論を待たない。したがって、今後は現在適用が検討されている工程以外にも新しい試みが行われていくであろう。また、その範囲はほとんど全ての熱工程に及んで行くであろう。しかし、一方でどの工程に適用出来るかは、途中の段階で、特性の評価技術との対応を確かめる必要があるだろう。

ポストRTPシステムとしてのFTPシステムの開発にたずさわる場合は、電源システム制御技術と炉内状態の評価技術も同時に開発すべきであろう。

システムがオンライン化されれば、それだけ評価装置も対応の速いものが要求されよう。今後、適用範囲が広範囲となり、極めて大きなマーケットと成りうるRTP、及びFTPシステムの開発を願って止まない。

最後に、本研究を遂行するに当たり、多大なるご助力、ご指導をいただいた名古屋工業大学 電気情報工学科デバイス研究室、及び関係各位に、厚く御礼申し上げる次第である。